

## ВЫСТУПЛЕНИЕ ГЕНЕРАЛЬНОГО ДИРЕКТОРА АО "Т-ПЛАТФОРМЫ" В.Ю. ОПАНАСЕНКО

Материал поступил в редакцию 03.12.2018 г.

Принят к публикации 25.12.2018 г.

*Ключевые слова:* графические ускорители вычислений, суперкомпьютерное моделирование, аппаратная реализация.

DOI: <https://doi.org/10.31857/S0869-5873895440-441>

Сегодня многие результаты исследований в различных областях науки получены с применением методов суперкомпьютерного моделирования, чему способствуют постоянно растущие возможности современных вычислительных машин и достижения радиоэлектроники. Тем не менее существуют прикладные и научные задачи, которые всё ещё остаются неразрешимыми даже на крупнейших высокопроизводительных вычислительных платформах. Поэтому создание всё более мощных суперкомпьютеров и поиск для них эффективных алгоритмов — более чем актуальная задача.

Перспективным подходом, позволяющим производить вычисления экзотуровня, считается численное моделирование на гетерогенных суперкомпьютерах. Исследования и практическое применение таких гетерогенных вычислительных машин показало их высокую эффективность при решении прикладных задач. Однако для достижения высокой эффективности зачастую необходимо постоянно адаптировать программное обеспечение под новые аппаратные архитектуры.

Методы численного моделирования за последние 5–7 лет существенно продвинулись вперёд: адаптированы широко распространённые и разработаны новые алгоритмы моделирования, предложены новые подходы к решению прикладных задач. Проблема развития и актуализации прикладного программного обеспечения для новых высокопроизводительных вычислительных платформ привлекает всеобщее внимание. При этом значительно реже поднимается вопрос об усовершенствовании аппаратной реализации современных суперкомпьютеров.

В настоящее время масштабирование процесса вычисления и повышение производительности вычислительной системы объясняется исключительно "усилением" параллелизма. Увеличение аппаратной вычислительной плотности заставляет разработчиков микроэлектроники

заменять сложные и энергоёмкие вычислительные ядра более простыми, но энергоэффективными. Так, последние несколько лет широко используются ускорители вычислений вида GPGPU (так называемые графические карты, или графические ускорители). Следует заметить, что графические карты, содержащие огромное количество лёгких ядер, идеально подходят для тех математических моделей, которые разрешаются, например, методом перебора, но графические карты предназначены прежде всего для обработки графических процессов, и если брать соотношение цена—производительность, то это достаточно дорогой и энергоёмкий инструмент для решения множества наукоёмких прикладных задач. Тогда можно сделать вывод о необходимости разработки отечественного специализированного графического ускорителя вычислений и набора соответствующего программного обеспечения — прикладного и системного уровней.

В 2017 г. ряд ведущих научных учреждений выступил с инициативой организовать НИР по подготовке технического задания на разработку отечественного ускорителя. Техническое задание на НИР одобрено Министерством промышленности и торговли РФ. Идея была претворена в жизнь, и уже в мае—июле 2018 г. были подведены промежуточные итоги.

Подлежащий разработке ускоритель должен помогать решать широкий круг сложных инженерных задач и использоваться для решения задач смежных отраслей. Разнообразие прикладных задач, большое количество возможных подходов к их решениям, а также широкий набор вариантов применяемых математических аппаратов делает эту разработку многогранной. Для создания наиболее функционально полного устройства необходимо собрать как можно более полные базы знаний различных областей наук и прикладных задач научных организаций и конструкторских бюро. Ввиду сложности пла-

нируемого к разработке изделия мы надеемся на участие в НИОКРах по данной теме как мож- но большего числа заинтересованных в будущем изделия организаций.

**SPEECH OF THE DIRECTOR GENERAL OF T-PLATFORM  
V.YU. OPANASENKO**

Received: 03.12.2018

Accepted: 25.12.2018

*Keywords:* graphic accelerators of calculations, supercomputer modeling, hardware implementation.