

УДК 681.324

МОДЕЛИ ДЛЯ ИССЛЕДОВАНИЯ СОВРЕМЕННЫХ МИКРОПРОЦЕССОРОВ

Н.В. Ефимушкина

Самарский государственный технический университет
Россия, 443100, г. Самара, ул. Молодогвардейская, 244

Описан подход к разработке имитационных моделей современных типовых микропроцессоров. Модели позволяют оценить временные характеристики объектов. Для выявления влияния на эти характеристики важнейших факторов используется упрощенное представление структуры микропроцессоров. Они включают в себя один или несколько конвейеров. Программа, выполнение которой имитируется моделью, представлена в виде случайной последовательности команд. Среди этих команд могут быть связанные по данным или управлению, а также операции с памятью. Модели позволяют выявить наиболее эффективные структуры и режимы работы объектов, а также коллизии, снижающие их производительность. Они объединены в пакет, состоящий из четырех программ, разработанных под руководством автора.

Ключевые слова: микропроцессор, конвейер, конфликт, суперскалярный процессор, WLIV, EPIC.

Современные ЭВМ и системы на их основе характеризуются сложными структурами и режимами функционирования. Для изучения особенностей их работы используются методы теории вычислительных систем (ВС). Основными задачами указанной теории, как известно, являются анализ, идентификация и синтез. При этом применяются аналитические, имитационные и экспериментальные методы. Первые сводятся к построению математических моделей, которые устанавливают зависимость между параметрами и характеристиками объекта в явной аналитической форме. Такие модели имеют большие погрешности, но позволяют оценить характеристики системы для наиболее тяжелых случаев.

Имитационные методы основаны на описании функционирования системы в виде алгоритма. Соответствующая программа содержит процедуры, регистрирующие состояния модели и обрабатывающие полученные данные для оценки характеристик объекта и протекающих в нем процессов. Имитационные модели дают возможность экспериментатору и разработчику формировать представления о свойствах объекта и, познавая систему через ее модель, принимать обоснованные проектные решения.

Экспериментальные методы базируются на получении данных о функционировании ВС в реальных или специально созданных условиях. Высокая сложность вычислительных систем и их элементов, таких как центральные процессоры, существенная зависимость характеристик от класса решаемых системой задач ограничивают применение этих методов для оценки эффективности работы объектов.

Наталья Владимировна Ефимушкина (к.т.н., доц.), доцент кафедры «Вычислительная техника».

Формулировка проблемы

Наиболее перспективными для исследования микропроцессоров представляются методы имитационного моделирования. Соответствующие модели воспроизводят процесс работы объекта исходя из априорно известных свойств его элементов, за счет объединения моделей элементов в соответствующую структуру. Важнейшее свойство имитационного моделирования – универсальность. Метод позволяет исследовать системы любой сложности, учитывать влияние различных факторов и воспроизводить типовые ситуации. В моделях могут отображаться наиболее важные элементы, что позволяет выявить основные закономерности функционирования объекта.

В работах [1, 2] используются соответствующие методы моделирования, которые ориентированы на исследование и проектирование вычислительных сетей с использованием теории массового обслуживания. В настоящее время из аналогов наиболее близким к рассматриваемым является только пакет программ моделирования компьютерных сетей OPNET MODELER [3]. Однако этот пакет непригоден для изучения структур процессоров. Описываемый в статье комплекс имитационных моделей ориентирован на изучение именно таких объектов.

При разработке моделей решался целый ряд проблем:

- выбор основных элементов исследуемых устройств, которые должны быть отображены в модели;
- определение уровня детализации параметров объекта;
- оценка адекватности модели.

При решении первой проблемы в качестве объектов исследования были выбраны:

- основные устройства центральных процессоров – конвейеры;
- типовые структуры микропроцессоров: суперскалярная и EPIC.

В моделях необходимо было отобразить основные элементы этих устройств, которые определяют особенности их функционирования. Например, в связи с тем, что в центральных процессорах для повышения производительности широко используется принцип конвейеризации, их модели содержат модели конвейеров. В процессорах EPIC часть проблем, характерных для суперскалярной архитектуры, устранена, поэтому их модели имеют более простую структуру.

Одной из важнейших проблем был выбор состава параметров, описывающих структуру и режим работы объектов. Они должны обеспечивать выявление основных особенностей функционирования устройств. При этом второстепенные факторы, усложняющие исследование, необходимо отбросить.

Описываемый подход привел к использованию упрощенных моделей устройств. При этом они включают в себя только те элементы, которые позволяют исследовать важнейшие особенности функционирования объектов и выявить основные закономерности их поведения.

Описание пакета программ для исследования микропроцессоров

Предложенный подход реализован в пакете программ имитационного моделирования для исследования современных микропроцессоров. Пакет позволяет исследовать особенности организации вычислительных процессов в центральных процессорах, а также влияние самых разнообразных факторов на производительность этих устройств. Он обеспечивает оценку временных характеристик. Пакет включает в себя средства для исследования следующих типовых элементов и микропроцессоров:

- одного конвейера с конфликтами и без;
- нескольких параллельных конвейеров разной длины с конфликтами и без;
- суперскалярных и EPC-процессоров.

Исследование целесообразно начать с простейших устройств и моделей. Первая модель описывает работу типового пятиступенчатого конвейера, его основные свойства и режимы. Известно, что конвейерный принцип обработки широко применяется в современных процессорах [4]. Модель конвейера наглядно демонстрирует, что с ростом числа команд среднее время их выполнения стремится к длительности одной микрооперации, а при разной длительности последних – ко времени наиболее продолжительной из них. Экранная форма описываемой модели приведена на рис. 1, а график зависимости среднего времени выполнения команд от их числа – на рис. 2.

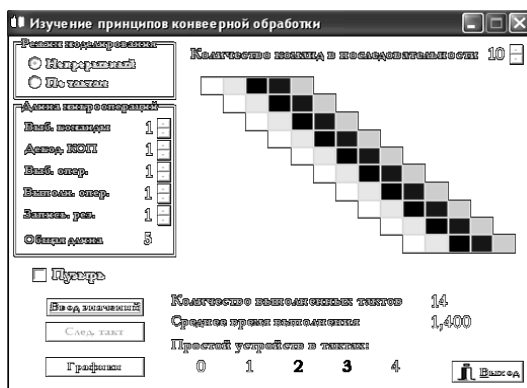


Рис. 1. Экранная форма модели конвейера

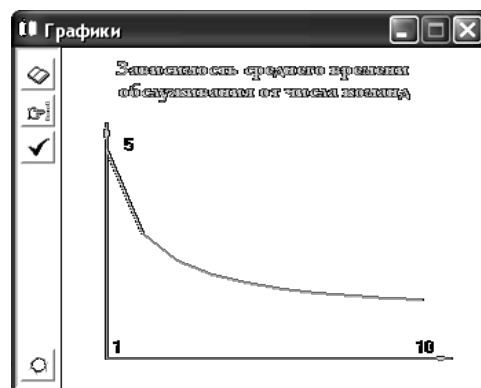


Рис. 2. График, полученный при моделировании

Известно, что максимальная производительность одного конвейера равна одной команде за такт. Ее увеличение может быть достигнуто только за счет параллельной работы нескольких таких устройств.

В следующей модели исследуется влияние увеличения числа конвейеров на производительность системы. В ней исполняемая программа представляется как смесь команд, свойства которых могут быть заданы исследователем.

Традиционная система команд процессора включает в себя длинные (много-тактные) и короткие (однотактовые) операции, которые реализуются соответствующими обрабатывающими устройствами. Моделируемая программа может содержать только короткие или короткие и длинные команды, которые выполняются соответствующими конвейерами.

При этом демонстрируется, что в идеальном случае n конвейеров за такт могут выполнить n команд. Пример экранной формы для исследования мультиконвейерной системы приведен на рис. 3. Общеизвестно, что эффективная работа конвейера может быть нарушена из-за конфликтов одного из трех типов:

- структурных, которые возникают из-за занятости отдельных ресурсов (когда аппаратные средства не могут поддерживать выполнение команд в режиме с совмещением);

- по данным, появляющихся, если очередная команда использует результат предыдущей;
- по управлению, которые возникают при наличии операций переходов, изменяющих значение счетчика команд [1-2].

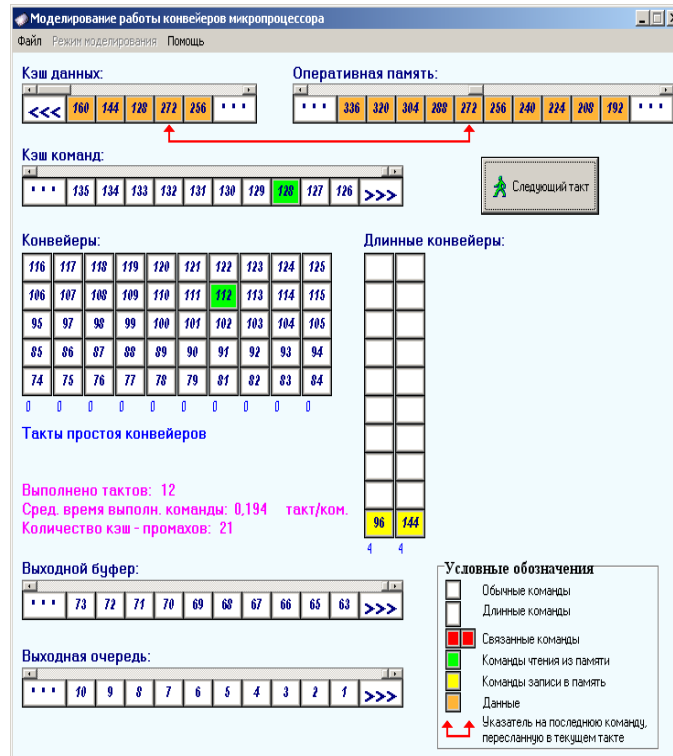


Рис. 3. Экранная форма модели мультиконвейера

Все конфликты приводят к приостановке выполнения команды, в которой они возникли (pipeline stall), а также всех следующих за ней до конца конвейера. Эта ситуация называется «конвейерным пузырьком» (pipeline bubble). Пузырь проходит по конвейеру, не выполняя никакой работы. Модели, входящие в описываемый комплекс, позволяют исследовать все перечисленные типы конфликтов, т. е. содержать команды, связанные по данным, памяти или управлению и оценить их влияние на производительность системы.

В настоящее время существуют три основных класса центральных процессоров:

- суперскалярные;
- с очень длинным командным словом (VLIW);
- с явным параллелизмом команд (EPIC) [4-7].

Все они содержат несколько параллельно работающих конвейеров. В первых конфликты разрешаются динамически, в процессе выполнения программы, а во вторых – компилятором, до начала ее работы. Последний класс сочетает в себе достоинства первых двух. Его компилятор формирует не исполняемый код, а некий план решения задачи, который может быть адаптирован к любой модели процессора. При этом конфликты по данным и структурные устраняются компи-

лятором, а коллизии, связанные с командами управления, ликвидируются при выполнении программы.

Таким образом, исполняемый код программы процессора EPIC должен содержать команды управления (if), которые могут привести к конфликтам, и любые другие операции, при которых коллизии не возникают. Меняя частоту появления условных переходов и вероятность их неправильного предсказания, можно оценить влияние соответствующих конфликтов на производительность процессора. Пример экранной формы для исследования процессора EPIC, на которой пустая клетка соответствует простою конвейера, приведен на рис. 4 [7].

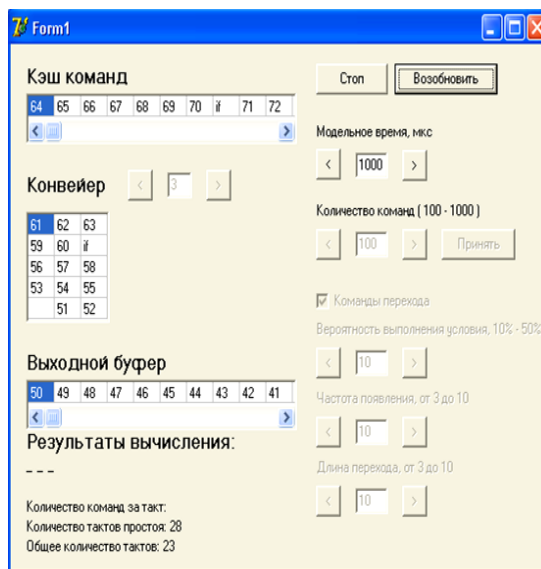


Рис. 4. Экранная форма модели процессора EPIC

Большинство современных процессоров, в том числе и многоядерные, являются суперскалярными. Они имеют сложную структуру и режим работы. В модели типового суперскалярного процессора отображены наиболее существенные элементы оригинала, которые позволяют воспроизвести важнейшие принципы его функционирования, такие как спекулятивное выполнение команд (с измененным порядком) и предсказание переходов. Она содержит следующие основные устройства:

- блок выборки команд;
- дешифратор;
- таблицу переименования регистров;
- станцию-резервуар, в которую помещаются готовые к исполнению микрооперации;
- функциональные блоки;
- буфер восстановления последовательности команд.

Пример экранной формы для исследования суперскалярного процессора представлен на рис. 5.

Имитационные модели разработаны под руководством автора статьи с использованием универсальной среды Borland Delphi. Их важной особенностью является широкое использование анимации, которая обеспечивает максимальную наглядность и оптимальный режим исследования.

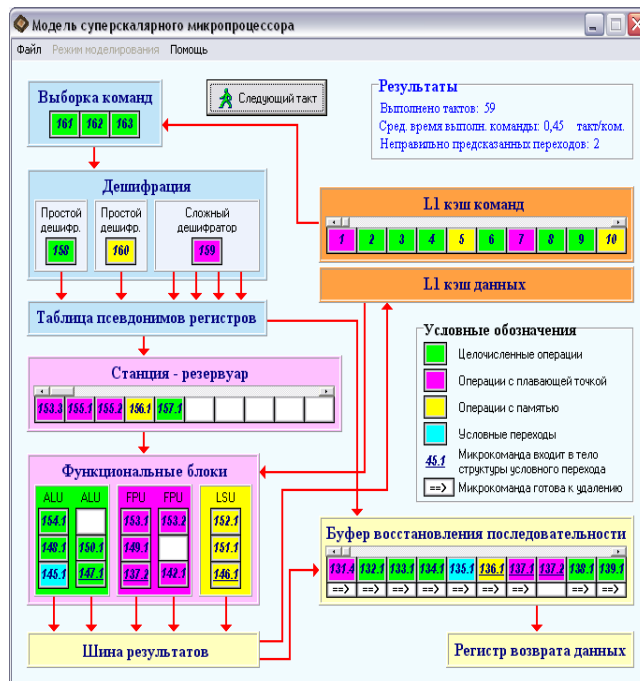


Рис. 5. Экранная форма модели суперскалярного процессора

Заключение

Описан пакет программ, который содержит четыре имитационные модели, позволяющие исследовать типовые микропроцессоры, имеющие суперскалярную и EPC архитектуру, а также их основные элементы – конвейеры. Важнейшими характеристиками вычислительных систем являются временные, определяющие их производительность. Именно они и исследуются в моделях.

При разработке последних решался целый ряд проблем:

- выбор основных элементов исследуемых устройств, которые должны быть отображены в модели;
- определение уровня детализации параметров объекта;
- оценка адекватности модели.

В предлагаемых моделях отображены основные элементы устройств, которые определяют особенности их функционирования. При этом второстепенные блоки, не оказывающие влияния на процессы, протекающие в системе, в моделях не воспроизводятся.

Результаты моделирования совпадают с теоретическими выводами и экспериментальными данными, что подтверждает адекватность моделей.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Лукьянов В.С., Слесарев Г.В. Проектирование компьютерных сетей методами имитационного моделирования: Учеб. пособие. – Волгоград: ВолгГТУ, 2000. – 55 с.
2. Советов Б.Я., Яковлев С.А. Моделирование систем. Практикум: Учеб. пособие. – М.: Высш. школа, 2003. – 295 с.
3. Тарасов В.Н., Коннов А.Л., Ушаков Ю.А. Анализ и оптимизация локальных сетей и сетей связи с помощью программной системы OPNET MODELER // Вестник Оренбургского государственного университета. – 2006. – Т. 2. – № 6. – С. 197–204.
4. Таненбаум Э. Архитектура компьютера / Пер. с англ. – Изд. 5-е. – СПб., 2010. – 848 с.

5. Столингс У. Структурная организация и архитектура компьютерных систем / Изд. 5-е. – М.: Вильямс, 2002. – 896 с.
6. Хамахер К., Вранешич З., Заки С. Организация ЭВМ / Пер. с англ. Сер. Классика computer science. – Изд. 5-е. – СПб: Питер, 2003. – 845 с.
7. Ефимушкина Н.В., Орлов С.П. Учебный комплекс имитационных моделей для лабораторных работ по дисциплине «ЭВМ и периферийные устройства» // Компьютерные инструменты в образовании. – 2013. – № 4. – С. 45–51.

Статья поступила в редакцию 5 декабря 2014 г.

MODELS FOR RESEARCH OF MODERN MICROPROCESSORS

N.V. Efimushkina

Samara State Technical University
244, Molodogvardeyskaya st., Samara, 443100, Russia

An approach to the development of state-of-the-art microprocessor simulation models is discussed. The models allow to estimate time characteristics of objects. For the identification of the influence of the most important factors on these characteristics, a simplified representation of the microprocessor structure is used. The microprocessors include one or several pipelines. The program which is simulated by the model, is presented in the form of a stochastic sequence of instructions. Among these instructions can be data or control conflicts, and also memory operations. The models allow to reveal the most effective structures and operating modes of the objects, and also collisions reducing their output. They are united in the package consisting of four programs developed under the leadership of the author.

Keywords: *microprocessor, pipeline, conflict, superscalar processor, WLIV, EPIC.*