

УДК 681.335

МАТЕМАТИЧЕСКАЯ МОДЕЛЬ МНОГОКАНАЛЬНОГО АНАЛОГО-ЦИФРОВОГО ПРЕОБРАЗОВАТЕЛЯ С ОПТИМАЛЬНОЙ ПРОЦЕДУРОЙ ПОДБОРА КОДА

Н.Н. Хрисанов

Самарский государственный технический университет
Россия, 443100, г. Самара, ул. Молодогвардейская, 244

Аннотация. Многоканальные преобразователи обычно строятся на основе традиционной схемы мультимплексор – аналого-цифровой преобразователь (АЦП), и повышение быстродействия обеспечивается совершенствованием элементной базы, применением улучшенных схемотехнических решений. На основе применения принципа логического развертывания предложена структура многоканального аналого-цифрового преобразователя, отличительной особенностью которого является применение оптимальной процедуры подбора кода, учитывающей динамические параметры цифро-аналогового преобразователя (ЦАП) и вероятностные характеристики входных сигналов. Процесс функционирования многоканального АЦП представлен в виде выполнения некоторой совокупности стратегий поиска множества кодов, соответствующих входным сигналам. Каждая стратегия состоит из последовательности тестов, характеризующихся временем выполнения и вероятностью их положительного или отрицательного исхода. Время выполнения каждого теста зависит от номера предыдущего. Вероятность того или иного исхода теста зависит от функции распределения входных сигналов. Приведен вывод формулы для вычисления среднего времени выполнения стратегий поиска. Указан метод решения построения оптимальных стратегий на основе метода ветвей и границ с вычислением нижних оценок решением задачи о наименьшем покрытии. Показано, что учет динамических параметров ЦАП и применение оптимальной стратегии поиска позволяют значительно повысить скорость преобразования. Показано, что применение предложенной схемы преобразования позволяет повысить скорость преобразования в несколько раз.

Ключевые слова: многоканальный аналого-цифровой преобразователь, стратегия поиска, метод ветвей и границ, задача о наименьшем покрытии.

Основным средством повышения быстродействия аналого-цифровых преобразователей является применение более совершенных схемотехнических решений [1–7]. При многоканальном преобразовании, как правило, используется традиционная схема мультимплексор – АЦП [8, 9].

На основании использования метода логического развертывания [10] разработана структура одноканальных АЦП последовательного приближения, отличительной особенностью которых является применение оптимальной стратегии поиска в процессе многоканального преобразования, учет динамических параметров ЦАП и вероятностных характеристик преобразуемых сигналов [11–13].

Структура АЦП. Структура многоканального АЦП, реализующего метод логического развертывания [14], приведена на рис. 1.

Хрисанов Николай Николаевич (к.т.н., доц.), доцент кафедры «Вычислительная техника».

АЦП содержит блок сравнения 1; триггеры 2, 3, 13; элементы ИЛИ 4, 20; элементы И 5–10, 19; элемент НЕ 11; генератор импульсов 12; одновибратор 14; цифро-аналоговый преобразователь (ЦАП) 15; регистр 16; вычитающий счетчик 17; постоянное запоминающее устройство (ПЗУ) 18. Схема сравнения 1, триггеры 2, 3, элемент ИЛИ 4, элемент И 5 составляют информационный канал 21.

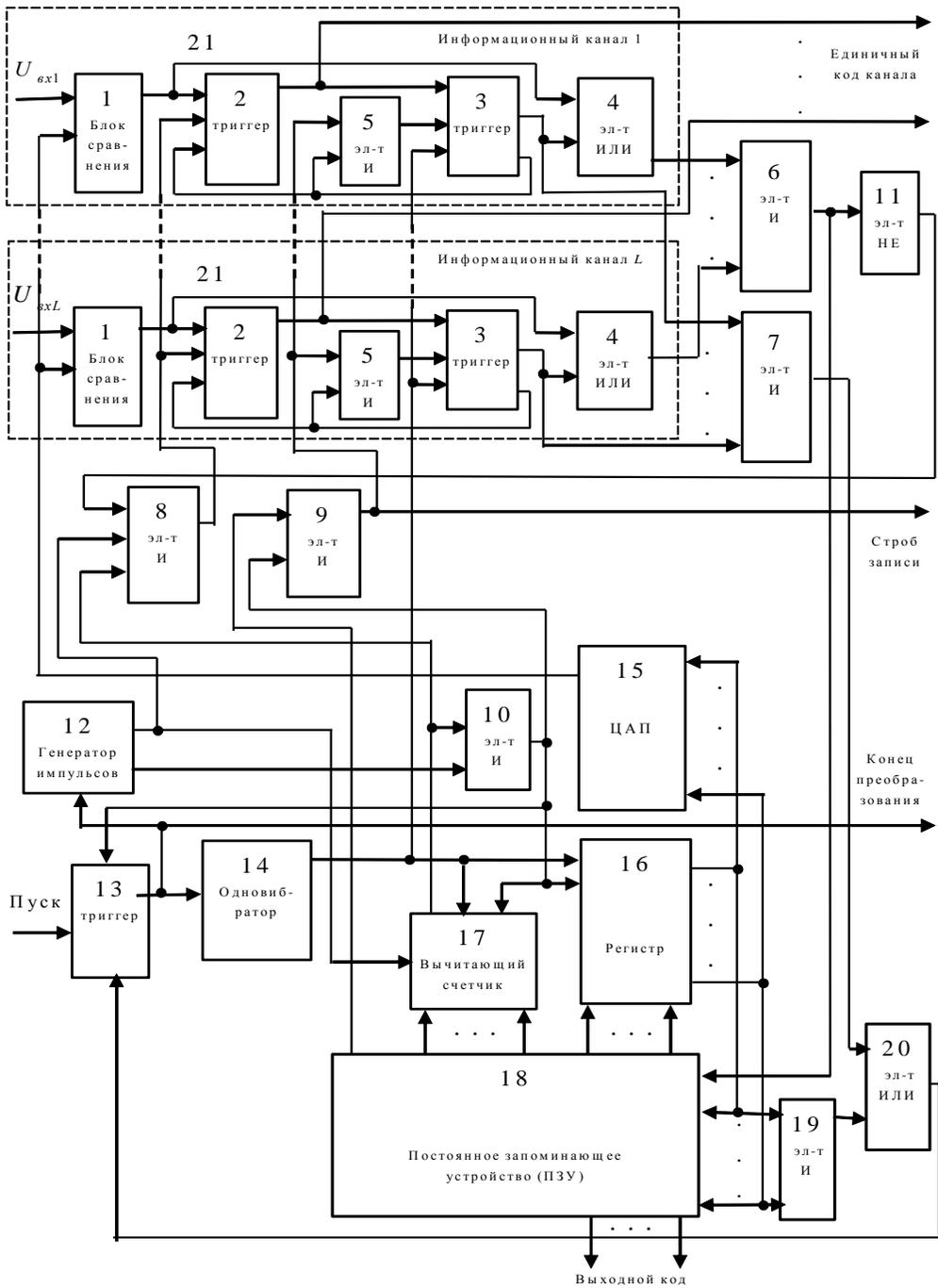


Рис. 1. Структура многоканального АЦП

Блок сравнения 1 предназначен для сравнения входного преобразуемого напряжения $U_{ВХ}$ и напряжения с выхода ЦАП 15 – $U_{ЦАП}$. Если $U_{ВХ} > U_{ЦАП}$, на выходе блока сравнения 1 появится сигнал, соответствующий логической единице, в противном случае – логическому нулю.

Первый 2 и второй 3 триггеры, первый элемент ИЛИ 4 и первый элемент И 5 составляют логику управления информационным каналом 21.

В триггер 2 записывается информация с выхода блока сравнения 1 при поступлении на информационный вход триггера 2 переднего фронта импульса с выхода элемента И 8. Запись возможна только в том случае, если триггер 3 находится в нулевом состоянии, т. е. уровень на его инверсном выходе соответствует логической единице, поскольку этот сигнал поступает на вход установки в единичное состояние триггера 2. Триггер 3 в начале работы устройства устанавливается в нулевое состояние. Когда преобразование входного аналогового напряжения в код в данном информационном канале будет закончено, триггер 3 переводится в единичное состояние задним фронтом импульса с выхода элемента И 5. Нулевой уровень с инверсного выхода триггера 3 переведет триггер 2 в единичное состояние, после чего данный информационный канал участвовать в дальнейшей работе устройства не будет. Когда преобразование будет завершено во всех информационных каналах (т. е. все триггеры 3 будут находиться в единичном состоянии и на их прямом выходе установится уровень логической единицы), сработает элемент И 7, по сигналу с которого работа устройства закончится.

Элемент И 6 вместе с элементами ИЛИ 4 каждого информационного канала предназначен для управления процессом подбора кода. На выходе элемента И 6 появляется уровень, соответствующий логической единице, когда напряжение на входе всех информационных каналов превышает напряжение с выхода ЦАП 15. Элемент И 8 предназначен для выдачи импульса на управляющий вход триггера 2 всех информационных каналов, благодаря чему триггеры 2 переходят в состояние, соответствующее уровню сигнала на выходе соответствующего блока сравнения 1. Импульс на выходе элемента И 8 формируется при подаче на один из его входов импульса с первого выхода генератора импульсов 12, при наличии сигнала логической единицы на выходе вычитающего счетчика 17 (содержимое счетчика 17 равно нулю) и при наличии сигнала логической единицы на выходе элемента НЕ 11 (если хотя бы в одном информационном канале уровень входного напряжения меньше напряжения, поступающего с выхода ЦАП 15).

Элемент И 9 предназначен для выдачи импульса на один из входов элемента И 5 всех информационных каналов. По сигналу с выхода элемента И 5 в триггер 3 переписывается информация с выхода триггера 2. Это возможно только в случае, когда триггер 3 находится в исходном состоянии, поскольку сигнал с его инверсного выхода подается на вход элемента И 5 (т. е. в том случае, когда преобразование в данном информационном канале не закончено). Уровень логической единицы на выходе элемента И 9 формируется при приходе импульса с выхода элемента И 10 и при наличии логической единицы на третьем выходе ПЗУ 18 (преобразование в каком-либо информационном канале закончено).

Элемент И 10 формирует импульс при приходе на один из его входов импульса со второго выхода генератора импульсов 12 и при наличии уровня логической единицы на выходе вычитающего счетчика 17 (когда содержимое вычитающего счетчика 17 будет равным нулю).

Генератор импульсов 12 предназначен для синхронизации работы устрой-

ства. Он представляет собой двухфазный генератор прямоугольных импульсов, причем импульсы на его втором выходе смещены во времени относительно импульсов на его первом выходе.

Триггер 13 предназначен для фиксации начала процесса преобразования и его окончания. При подаче на его информационный вход сигнала «Пуск» триггер 13 устанавливается в единичное состояние и начинается процесс преобразования. По приходу импульса с выхода элемента И 10 и при наличии уровня логической единицы на выходе элемента ИЛИ 20 (процесс преобразования во всех информационных каналах закончен) триггер 13 устанавливается в нулевое состояние и процесс преобразования заканчивается.

Одновибратор 14 предназначен для выработки импульса в самом начале процесса преобразования. При этом импульс с его выхода поступает на управляющий вход регистра 16 и управляющий вход вычитающего счетчика, по которому регистр 16 обнуляется, а в вычитающий счетчик 17 записывается единица. Импульс с выхода одновибратора 14 также поступает на вход установки в нулевое состояние триггера 3 всех информационных каналов, по которому триггеры 3 переводятся в нулевое состояние.

ЦАП 15 предназначен для преобразования цифрового кода, подаваемого на его вход, в соответствующий уровень выходного аналогового напряжения.

Регистр 16 предназначен для хранения текущего значения выходного кода. По заднему фронту импульса, поданного на вход записи регистра 16, в него записывается информация с первых выходов ПЗУ 18. Второй управляющий вход регистра 16 используется для его обнуления.

Вычитающий счетчик 17 формирует интервал времени, соответствующий времени установления напряжения на выходе ЦАП 15 для текущего кода. После записи в этот счетчик 17 некоторого числа на его вычитающий вход подаются импульсы с первого выхода генератора импульсов 12. Содержимое вычитающего счетчика 17 с приходом каждого импульса уменьшается на единицу. Обнуление счетчика 17 указывает на то, что напряжение на выходе ЦАП достигло установившегося значения. Пусть для данного кода K_i (поданного на вход ЦАП 15) время установления выходного напряжения ЦАП составляет T_i , а период импульсов, поступающих с генератора 12, составляет Δt . Тогда в вычитающий счетчик 17 необходимо записать число $N_{\text{сч}i}$, равное $N_{\text{сч}i} = T_i/\Delta t$. Запись в вычитающий счетчик 17 какого-либо значения производится со вторых выходов ПЗУ 18 при подаче на его управляющий вход сигнала с выхода элемента И 10. Запись в счетчик 17 нулевого значения производится при подаче импульса на его вход обнуления.

ПЗУ 18 предназначено для хранения цифровых кодов, используемых в процессе выполнения процедуры подбора выходного кода. В ПЗУ 18 также хранятся значения задержек для всех используемых кодов (соответствующих времени установления напряжения на выходе ЦАП 15). Содержимое ПЗУ определяется выполняемой процедурой подбора кода. На рис. 2 в виде графа изображен один из возможных вариантов процесса подбора кода для 4-разрядного АЦП. В соответствии с фиг. 2 процесс начинается с проверки кода, соответствующего числу 6 (верхняя корневая вершина). Если хотя бы в одном информационном канале входное напряжение меньше напряжения, поступающего с выхода ЦАП 15, происходит переход по ребру с меткой 0, в данном случае производится переход к вершине 4. В противном случае (напряжение на входе всех информационных каналов больше напряжения, поступающего с ЦАП 15) происходит переход

к вершине 8 по ребру с меткой 1. Процесс продолжается до достижения какой-либо висячей вершины. При этом напряжению в информационном канале, для которого преобразование закончено (как правило, имеющему наименьшее значение), ставится в соответствие код, указанный на рис. 2 в прямоугольнике. После этого данный информационный канал отключается и в дальнейшем не влияет на работу устройства. Из висячей вершины происходит переход на предыдущий уровень, эти переходы обозначены пунктирной стрелкой. Процесс продолжается до тех пор, пока не будет закончено преобразование во всех информационных каналах.

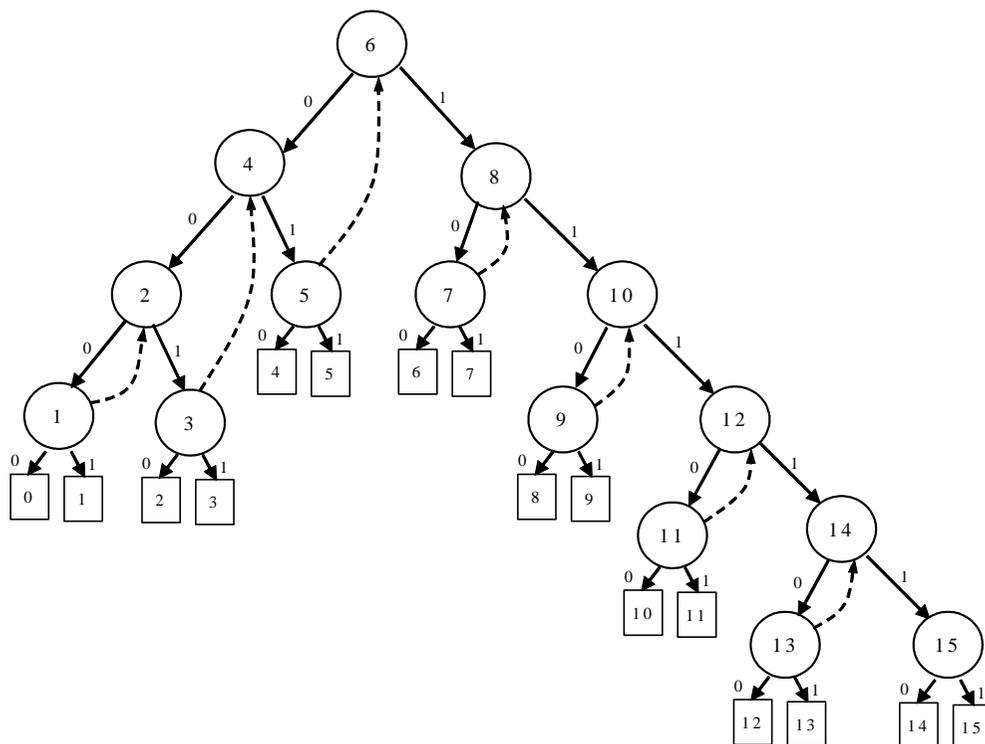


Рис. 2. Граф подбора кода в многоканальном АЦП

Например, пусть на вход первого информационного канала подано напряжение, соответствующее коду числа 9, на вход второго и третьего каналов – напряжение, соответствующее числу 8, и на вход четвертого информационного канала – напряжение, соответствующее коду числа 6. Тогда последовательность проверяемых кодов будет соответствовать графу, изображенному на рис. 3.

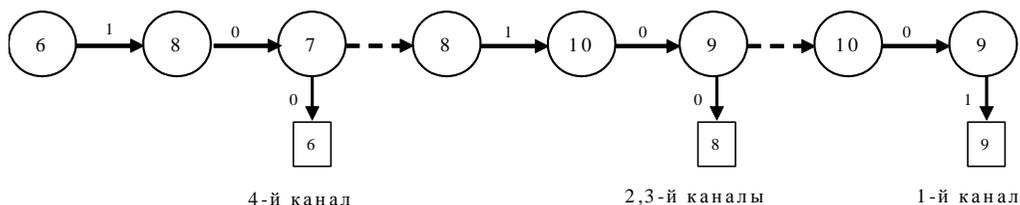


Рис. 3. Частный случай подбора кода

Согласно рис. 3 преобразование во всех каналах завершится через 8 тактов работы многоканального АЦП. Отметим, что при применении многоканального 4-разрядного АЦП с мультиплексором на 4 канала время преобразования равно 16 тактам.

Математическая модель процесса преобразования. Аналого-цифровое преобразование можно представить как последовательное применение некоторой совокупности тестов. Тест включает в себя набор следующих операций: считывание из ПЗУ следующего цифрового кода, подача его на вход ЦАП и преобразование в аналоговый сигнал, сравнение сигнала с выхода ЦАП со всеми входными сигналами многоканального АЦП, выбор следующей кодовой комбинации на основе анализа результатов сравнения. Через Ω обозначим множество всех возможных кодовых комбинаций, причем $|\Omega| = 2^n$ и $\Omega = [0, 1, 2, \dots, N - 1]$, где n – разрядность АЦП и $N = 2^n$. Множество всех применяемых тестов, а также затрат на их проведение, и вероятностные характеристики входных сигналов представим в виде таблицы.

Табличное представление тестов

Тесты T	Элементы множества Ω				Затраты				
	0	1	...	$N-1$	τ				
t_1	α_{11}	α_{12}		α_{1N}	τ_{10}	τ_{12}	τ_{13}	...	τ_{1M}
t_2	α_{21}	α_{22}		α_{2N}	τ_{21}	τ_{20}	τ_{23}		τ_{2M}
...									
t_M	α_{M1}	α_{M2}		α_{MN}	τ_{M1}	τ_{M2}	τ_{M3}		τ_{M0}
Вероятность $Q = \{q_{ij}\}$	q_{11}	q_{12}		q_{1N}					
	q_{21}	q_{22}		q_{2N}					
			...						
	q_{L1}	q_{L2}		q_{LN}					

Матрица $\tau = \|\tau_{ij}\|$, $i = \overline{1, N}$, $j = \overline{1, N}$ содержит затраты на проведение тестов, где τ_{ij} – затраты времени на проведение теста t_i с условием, что перед ним выполнялся тест t_j . В [1] показано, что ЦАП можно представить как инерционное звено первого порядка:

$$\tau_{ij} = -\tau \ln \frac{0,5}{|i - j|},$$

где τ – постоянная времени этого инерционного звена. В дальнейшем будем пользоваться нормализованным значением этой величины относительно максимального значения τ_{N0} , или длительности одного такта преобразования в обычном АЦП:

$$\tau_{ij} = \frac{\ln |i - j|}{\ln N}.$$

Матрица априорных вероятностей $Q = \{q_{ij}\}$, $l = \overline{1, L}$, $j = \overline{0, N-1}$ описывает вероятностные характеристики входных сигналов. Элемент матрицы q_{ij} – это вероятность того, что входному сигналу в l -м канале соответствует выходной код k_j . В каждой строке матрицы Q априорные вероятности q_{ij} составляют полную группу событий:

$$\sum_{j=0}^{N-1} q_{ij} = 1, \quad (1)$$

поскольку для всех входных сигналов по окончании аналого-цифрового преобразования всегда будет поставлен в соответствие только один какой-либо код. При невыполнении условия (1) априорные вероятности \hat{q}_{ij} необходимо нормировать:

$$q_{ij} = \frac{\hat{q}_{ij}}{\sum_{j=0}^{N-1} \hat{q}_{ij}}.$$

Стратегию подбора выходного кода запишем в виде $\sigma(\Omega) = \{t_{i_1}^0, t_{i_2}^0, \dots, t_{i_p}^0\}$, где каждый тест применяется после предыдущего при его отрицательном исходе.

Графически процесс преобразования можно представить деревом (рис. 4), где применяемым тестам соответствуют вершины графа, отрицательным исходам тестов – горизонтальные дуги, положительным исходам тестов – вертикальные. Пунктирной линией отображен процесс возврата к тесту предыдущей стратегии, если не все входные сигналы преобразованы в цифровой код.

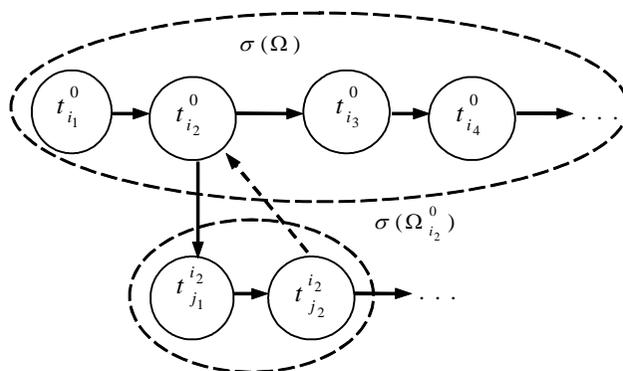


Рис. 4. Алгоритм подбора кода для многоканального АЦП

Построение оптимальной стратегии аналого-цифрового преобразования в многоканальном АЦП сводится к построению такой стратегии $\sigma^*(\Omega)$, для которой справедливо

$$C[\sigma^*(\Omega)] = \min_{\sigma(\Omega)} C[\sigma(\Omega)],$$

где $C[\sigma(\Omega)]$ – математическое ожидание затрат на реализацию стратегии.

Обозначим через Q_{ii} вероятность того, что код сигнала в i -м канале АЦП будет входить во множество Ω_i . Очевидно, учитывая (1), она равна

$$Q_{ii} = \sum_{j=1}^i q_{ij}.$$

Соответственно вероятность \bar{Q}_{ii} того, что код сигнала в i -м канале АЦП будет входить во множество $\bar{\Omega}_i$, равна

$$\bar{Q}_{ii} = \sum_{j=i+1}^{N-1} q_{ij}.$$

Тогда вероятность положительного исхода теста t_i и, соответственно, вероятность применения стратегии $\sigma(\Omega_i)$, т. е. вероятность того, что хотя бы в одном измерительном канале код сигнала входит во множество Ω_i , равна

$$\tilde{Q}_i = 1 - \prod_{l=1}^L \bar{Q}_{li} = 1 - \prod_{l=1}^L \sum_{j=i+1}^{N-1} q_{lj}. \quad (2)$$

Вероятность отрицательного исхода теста t_i и, соответственно, вероятность применения стратегии $\sigma(\bar{\Omega}_i)$ равна вероятности того, что хотя бы в одном измерительном канале код сигнала входит во множество $\bar{\Omega}_i$ (это соответствует случаю, когда процесс преобразования при выполнении стратегий, соответствующих положительному исходу теста, не заканчивается и производится возврат на предыдущий уровень выполнения стратегий – пунктирные линии на рис. 2), т. е.

$$\bar{Q}_i = 1 - \prod_{l=1}^L Q_{li} = 1 - \prod_{l=1}^L \sum_{j=1}^i q_{lj}. \quad (3)$$

Кроме того, следует учитывать, что в соответствии с рис. 2 любой тест t_i может быть применен два раза. Первый раз – если во множестве Ω_i присутствует хотя бы один искомый код. Второй раз – если после выполнения теста t_i и всех частичных стратегий процесс преобразования во всех каналах не будет закончен полностью. Обозначим как Q_i^t вероятность применения теста t_i , она равна сумме вероятностей этих двух событий:

$$Q_i^t = \tilde{Q}_i + (1 - \bar{Q}_i) = 1 - \prod_{l=1}^L \sum_{j=i+1}^{N-1} q_{lj} - \prod_{l=1}^L \sum_{j=1}^i q_{lj}. \quad (4)$$

Пусть стратегия $\sigma(\Omega_i)$ имеет следующий вид:

$$\sigma(\Omega_i) = [t_{j_1}^i, \dots, t_{j_k}^i]. \quad (5)$$

Тогда формула для вычисления средних затрат на реализацию стратегии $\sigma(\Omega_i)$ с учетом (3), (4) и (5) будет выглядеть следующим образом:

$$C[\sigma(\Omega_i)] = \frac{1}{Q_i} \left\{ Q_i' \tau_{j_i i} + \tilde{Q}_{j_i} C[\sigma(\Omega_{j_i}^i)] + (1 - \tilde{Q}_{j_i}) C[\sigma(\Omega_{j_i}^i)] + \bar{Q}_{j_i} C[\sigma(\bar{\Omega}_{j_i}^i)] \right\}, \quad (6)$$

где \tilde{Q}_{j_i} – апостериорная вероятность положительного исхода теста $i_{j_i}^i$, входящего в стратегию $\sigma(\Omega_i)$.

На втором шаге стратегии (6) применяется тест $i_{j_2}^i$. С учетом этого (7) можно переписать в следующем виде:

$$C[\sigma(\Omega_i)] = \frac{1}{Q_i} \left\{ Q_i' \tau_{j_i i} + \tilde{Q}_{j_i} C[\sigma(\Omega_{j_i}^i)] + \bar{Q}_{j_i} C[\sigma(\bar{\Omega}_{j_i}^i)] + \right. \\ \left. + (Q_{j_2}' \tau_{j_2 j_i} + \tilde{Q}_{j_2} C[\sigma(\Omega_{j_2}^i)] + \bar{Q}_{j_2} C[\sigma(\bar{\Omega}_{j_2}^i)]) \right\}.$$

Продолжая далее подобные рассуждения, получим окончательную формулу для средних затрат на реализацию стратегии $\sigma(\Omega_i)$:

$$C[\sigma(\Omega_i)] = \frac{1}{Q_i} \left\{ \sum_{k=0}^{p-1} (Q_{j_k}' \tau_{j_k j_i} + \tilde{Q}_{j_k} C[\sigma(\Omega_{j_k}^i)] + \bar{Q}_{j_k} C[\sigma(\bar{\Omega}_{j_k}^i)]) \right\}, \quad (7)$$

где $\bar{Q}_{j_0} = Q_i$, $\tau_{j_0 j_i} = \tau_{j_i i}$.

Метод построения оптимальных стратегий, основанный на решении задачи о минимальном покрытии, предложен в [15].

Пусть входные сигналы во всех каналах подчинены равномерному закону распределения. Тогда при использовании стратегии, приведенной на рис. 2, среднее время преобразования в соответствии с (7) составит 4,2 такта, что почти в 4 раза меньше, чем при использовании обычного 4-разрядного АЦП последовательного приближения с мультиплексором на 4 канала со временем преобразования 16 тактов. При этом максимальное значение времени преобразования, когда будут применены все тесты стратегии рис. 2, равно 5,9 такта. Таким образом, применение предлагаемой схемы преобразователя позволяет значительно снизить время преобразования многоканального АЦП.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. *Marcel Pelgrom*. Analog-to-Digital Conversion. – Springer International Publishing Switzerland, 2017. – 565 p.
2. *Frank Ohnh*. Analog-Digital Converters for Industrial Applications Including an Introduction to Digital-Analog Converters. – Springer-Verlag Berlin Heidelberg 2015. – 340 p.
3. *Xinpeng Xing, Peng Zhu, Georges Gielen*. Design of Power-Efficient Highly Digital Analog-to-Digital Converters for Next-Generation Wireless Communication Systems. – Springer International Publishing AG 2018. – 200 p.
4. *Patrick Jungwirth*. Sampling Theory and Analog-to-Digital Conversion (Abridged) 2016. – 204 p.
5. *Morteza S. Alavi, Jaimin Mehta, Robert Bogdan Staszewski*. Radio-Frequency Digital-to-Analog Converters. London Wall, United Kingdom 2017. – 288 p.
6. *Walt Kester*. Analog-digital conversion. ADI Central Applications Department 2004. – 1138 p.
7. *Глинкин Е.И.* Схемотехника аналого-цифровых преобразователей: монография / 2-е изд., испр. – Тамбов: Изд-во Тамб. гос. техн. ун-та, 2009. – 160 с.
8. <http://www.lcard.ru/products/> (accessed February 24, 2019). Универсальные платы АЦП/ЦАП на шину PCI/PCI Express.
9. *Никамин В.А.* Аналого-цифровые и цифро-аналоговые преобразователи: Справочник. – СПб.:

- КОРОНА принт; М.: Альтекс-А, 2003. – 224 р.
10. Хрисанов Н.Н. Реализация принципа логического развертывания в измерительных системах // Вестник Самарского государственного технического университета. Сер. Технические науки. – 2018. – Вып. 2 (58). – С. 78–82.
 11. Пат. 2178948 России МКИЗ Н03М 1/26. Аналого-цифровой преобразователь логического развертывания / Н.Н. Хрисанов (Россия); № 2000104350; заявл. 21.02.2000; Опубл. 27.01.2002. Бюл. № 3.
 12. Пат. 2187885 России МКИЗ Н03М 1/26. Аналого-цифровой преобразователь / Н.Н. Хрисанов (Россия); № 2001105121/09; заявл. 21.02.2001; Опубл. 20.08.2002. Бюл. № 23.
 13. Пат. 2183381 России МКИЗ Н03М 1/26. Аналого-цифровой преобразователь / Н.Н. Хрисанов (Россия); № 2001108023/09; заявл. 26.03.2001; Опубл. 10.06.2002. Бюл. № 16.
 14. Пат. 2183382 России МКИЗ Н03М 1/26. Многоканальный аналого-цифровой преобразователь / Н.Н. Хрисанов (Россия); № 2001108022; заявл. 26.03.2001; Опубл. 10.06.2002. Бюл. № 16.
 15. Хрисанов Н.Н., Фролагин Д.Б. Метод решения задач поиска неисправностей // Вестник Самарского государственного технического университета. Сер. Физико-математические науки. – 2001. – Вып. 12. – С. 170–178.

Статья поступила в редакцию 10 февраля 2019 г.

MATHEMATICAL MODEL OF MULTI-CHANNEL ANALOG-DIGITAL CONVERTER WITH OPTIMUM CODE SELECTION PROCEDURE

N.N. Khrisanov

Samara State Technical University
244, Molodogvardeyskaya st., Samara, 443100, Russian Federation

Abstract. *Multichannel converters are usually built based on the traditional multiplexer-analog digital converter (ADC) scheme, and the increase in speed is ensured by the improvement of the element base, the use of improved circuit design solutions. Based on the application of the principle of logical deployment, a structure of a multichannel analog-to-digital converter is proposed, a distinctive feature of which is the use of an optimal code selection procedure that takes into account the dynamic parameters of the digital-to-analog converter (DAC) and the probabilistic characteristics of the input signals. The process of functioning of a multi-channel ADC is represented as the execution of a certain set of strategies for searching for a set of codes corresponding to the input signals. Each strategy consists of a sequence of tests, characterized by execution time, and the probability of its positive or negative outcome. The execution time of each test depends on the number of the previous one. The probability of a particular outcome of the test depends on the distribution function of the input signals. The derivation of the formula for calculating the average execution time of search strategies is given. The method of solving the construction of optimal strategies based on the branch and bound method, with the calculation of lower bounds by solving the problem of the least coverage, is indicated. The estimation of the increase in the ADC speed is given taking into account the probability characteristics of the input signal, taking into account the dynamic parameters of the DAC. It is shown that the application of the proposed transformation scheme allows to increase the conversion speed several times.*

Keywords: *multi-channel analog-to-digital converter, search strategy, branch and bound method, the problem of the least coverage.*

Nikolay N. Khrisanov (Ph.D. (Techn.)), Associate Professor.

REFERENCES

1. *Marcel Pelgrom*. Analog-to-Digital Conversion. – Springer International Publishing Switzerland, 2017. – 565 p.
2. *Frank Ohnh*. Analog-Digital Converters for Industrial Applications Including an Introduction to Digital-Analog Converters. – Springer-Verlag Berlin Heidelberg 2015. – 340 p.
3. *Xinpeng Xing, Peng Zhu, Georges Gielen*. Design of Power-Efficient Highly Digital Analog-to-Digital Converters for Next-Generation Wireless Communication Systems. – Springer International Publishing AG 2018. – 200 p.
4. *Patrick Jungwirth*. Sampling Theory and Analog-to-Digital Conversion (Abridged) 2016. – 204 p.
5. *Morteza S. Alavi, Jaimin Mehta, Robert Bogdan Staszewski*. Radio-Frequency Digital-to-Analog Converters. London Wall, United Kingdom 2017. – 288 p.
6. *Walt Kester*. Analog-digital conversion. ADI Central Applications Department 2004. – 1138 p.
7. *Glinkin Ye.I.* Skhemotekhnika analogo-tsifrovyykh preobrazovateley: monografiya / Ye.I. Glinkin. – Tambov: Izd-vo Tamb.gos.tekhn.un-ta, 2009. – 160 c.
8. <http://www.lcard.ru/products/> (accessed February 24,2019). Universal'nye platy ADC/DAC yf shinu PCI/PCI Express.
9. *Nikamin V.A.* Analogo-tsifrovye preobrazovateli i tsifro-analogoye preobrazovateli: Spravochnik. – SPb.: KORONA print; M.: Al'teks-A, 2003. – 224 p.
10. *Khrisanov N.N.* Realizatsiya printsipa logicheskogo razvertyvaniya v izmeritel'nykh sistemakh // Vestnik SamGTU, seriya "Tekhnicheskie nauki", vyp. №2(58)/ Samarskiy gosud. tekhn. un-t. – 2018, str. 78–82.
11. Pat. 2178948 Rossii МКИЗ H03M 1/26. Analogo-tsifrovoy preobrazovatel' logicheskogo razvertyvaniya / N.N. Khrisanov (Rossiya); № 2000104350; zayavleno 21.02.2000; Opubl. 27.01.2002. Byul. № 3.
12. Pat. 2187885 Rossii МКИЗ H03M 1/26. Analogo-tsifrovoy preobrazovatel' / N.N. Khrisanov (Rossiya); № 2001105121/09; zayavleno 21.02.2001; Opubl. 20.08.2002. Byul. № 23.
13. Pat. 2183381 Rossii МКИЗ H03M 1/26. Analogo-tsifrovoy preobrazovatel' / N.N. Khrisanov (Rossiya); № 2001108023/09; zayavleno 26.03.2001; Opubl. 10.06.2002. Byul. № 16.
14. Pat. 2183382 Rossii МКИЗ H03M 1/26. Analogo-tsifrovoy preobrazovatel' / N.N. Khrisanov (Rossiya); № 2001108022; zayavleno 26.03.2001; Opubl. 10.06.2002. Byul. № 16.
15. *Khrisanov N.N., Frolagin D.B.* Metod resheniya zadach poiska neispravnostey // Vestnik SamGTU, seriya "Tekhnicheskie nauki", vyp. № 12 / Samarskiy gosud. tekhn. un-t. – 2001, str. 170–178.