

**ОБЗОР ТЕХНИЧЕСКИХ РЕШЕНИЙ ДЛЯ РАЗРАБОТКИ
БОРТОВОГО КОМПЛЕКСА УПРАВЛЕНИЯ ТИПА «СИСТЕМА НА КРИСТАЛЛЕ»
ДЛЯ СВЕРХМАЛОГО КОСМИЧЕСКОГО АППАРАТА**

В. Х. Ханов, Т. В. Бородина, А. Н. Антамошкин

Сибирский государственный аэрокосмический университет имени академика М. Ф. Решетнева
Российская Федерация, 660014, просп. им. газ. «Красноярский рабочий», 31
E-mail: hanov@sibsau.ru

Представлен обзор технических решений, предназначенных для использования современных технологий электронного космического приборостроения применительно к разработке бортовых комплексов управления для сверхмалых космических аппаратов типа CubeSat. В качестве перспективных рассмотрены технология «система на кристалле» и сетевая технология SpaceWire. Отмечается широкая мировая практика применения и преимущества использования данных технологий. Приводятся конкретные технические решения, использующие данные технологии, анализируется возможность и целесообразность их применения для проектирования бортового комплекса управления сверхмалого космического аппарата, учитывая его критические особенности по размерам, массе, энергопотреблению. Делается вывод о перспективности создания бортового комплекса управления для сверхмалого космического аппарата на основе интеграции в одном кристалле FPGA открытого IP-ядра процессора LEON 3 и маршрутизирующего коммутатора SpaceWire, определяющего сетевую архитектуру сверхмалого космического аппарата.

Ключевые слова: бортовой комплекс управления, система на кристалле, программируемые логические интегральные схемы, сетевая архитектура, сверхмалые космические аппараты.

Vestnik SibGAU
2014, No. 5(57), P. 153–166**REVIEW OF TECHNICAL SOLUTIONS FOR DEVELOPING OF A CONTROL
AND DATA HANDLING AS A SYSTEM ON A CHIP FOR ULTRA SMALL SPACECRAFT**

V. Kh. Khanov, T. V. Borodina, A. N. Antamoshkin

Siberian State Aerospace University named after academician M. F. Reshetnev
31, Krasnoyarsky Rabochy Av., Krasnoyarsk, 660014, Russian Federation
E-mail: hanov@sibsau.ru

An overview of the technical solutions for the use of modern technologies of electronic Space Device Engineering applied to development of board control and data handling for ultra-small satellites of the CubeSat is presented. As promising technologies, a system on a chip and network technology SpaceWire is considered. The wide world application and benefits of using these technologies are noticed. Specific technical solutions of using these technologies are shown. The possibility and expediency of their application for the design of on-board control and data handling for ultra-small spacecraft, given its critical features of size, weight, power consumption, are analyzed. The conclusion about the prospects of creating an onboard control and data handling for ultra-small spacecraft based on the integration in a single FPGA chip of open IP-core LEON 3 and routing switch SpaceWire, defining the network architecture of ultra-small spacecraft, is given.

Keywords: board control and data handling, system on a chip, programmable logic integrated circuits, network architecture, ultra small spacecraft.

Введение. Разработка сверхмалых космических аппаратов (СМКА) является относительно новым направлением развития космонавтики. СМКА жестко ограничены по габаритам, массе, энергопотреблению и сроку эксплуатации, поэтому при их проектировании преобладает подход максимального упрощения проекта. С другой стороны, общепризнано, что во многих случаях предназначением СМКА является

отработка перспективных технологий перед их применением на полноразмерных космических аппаратах. Подобным проектом является проект космического аппарата SibCube [1], разрабатываемый студентами и преподавателями СибГАУ. Одной из целей проекта является применение при создании SibCube новых в электронном космическом приборостроении технологий, к числу которых относится использование

технологии «система на кристалле» (СнК) для бортовых комплексов управления и сетевых принципов взаимодействия бортовой аппаратуры на основе технологии SpaceWire. В связи с этим представленный обзор отражает применение тех или иных технических решений на основе данных технологий применительно к СМКА класса CubeSat, имеющих жесткие ограничения по габаритам, массе и энергопотреблению.

Применение технологии СнК при создании бортовой аппаратуры космических систем. Одним из приоритетных направлений развития электронного космического приборостроения бортовых систем управления и сбора данных является технология «система на кристалле».

Термин СнК (System on Chip, SoC) имеет несколько понятий и рассматривается и как процесс, и как конечный продукт [2]. С одной стороны, это новый способ проектирования сложных полупроводниковых устройств, который основывается на том, что отдельные компоненты, входящие в изделие, рассматриваются подобно кубикам конструктора. Само же изделие получается путем соединения таких «кубиков» при помощи стандартных интерфейсов и протоколов. Благодаря стандартизации способов соединений, возможностям расширенного конфигурирования итогового изделия, сокращается время его разработки и повышаются гарантии получения требуемого результата, так как исчезают ошибки, связанные с адаптацией отдельных блоков к требованиям заказанной системы [3]. Кубиками конструктора являются так называемые сложнофункциональные блоки, или, как принято в англоязычной литературе, IP-блоки (Intellectual Property).

С другой стороны, это СБИС нового класса, в полной мере удовлетворяющие данному способу проектирования [4; 5]. Такими СБИС в первую очередь являются заказные интегральные схемы класса ASIC и программируемые логические интегральные схемы типа FPGA. В последнее время появились специализированные SoC FPGA, в которых в одном кристалле содержится высокопроизводительный процессор в виде hard IP-блока, например ARM, и собственно доступная для перепрограммирования FPGA. К таким SoC FPGA, например, относится семейство SmartFusion2 компании MicroSemi [6].

Наконец, СнК – это законченный продукт, электронная схема, выполняющая функции целого устройства и размещенная в одной интегральной схеме [5]. СнК, как правило, содержит IP-блоки высокопроизводительного процессора, внутрикристалльной шины и большого набора контроллеров периферии.

Технология СнК в полной мере отвечает основным требованиям электронного космического приборостроения – минимизации массы, габаритов и энергопотребления бортовой аппаратуры. Вследствие этого она получила широкое распространение при проектировании бортовых систем в основном в двух направлениях: разработка устройств обработки данных для систем полезной нагрузки и разработка бортовых систем управления.

Приведем несколько примеров построения систем для полезной нагрузки. В работе [7] представлены результаты разработки устройства обработки данных для камеры наблюдения поверхности Венеры космического аппарата Venus Express. Устройство обработки данных является СнК на основе радиационно стойкой FPGA Xilinx Virtex-I и процессорного ядра LEON2. КА Venus Express, запущенный в конце 2005 г., по-прежнему штатно функционирует и передает на Землю снимки Венеры. В этой же работе представлены результаты разработки нового устройства обработки данных, реализующего к тому же алгоритм сжатия изображений JPEG2000. Новое устройство также является СнК и использует более совершенные технологии: радиационно стойкую FPGA Xilinx Virtex-II и процессорное ядро LEON3.

В проекте AGGA (Advanced GPS/GLONASS ASIC) реализован обработчик цифровых сигналов GPS/GLONASS. AGGA-4 является СнК на основе IP-ядра LEON3 и специального блока ЦОС GNSS (Global Navigation Satellite Systems) [8]. На основе СнК в проекте CWICOM (CCSDS Wavelet Image COMpression) реализован алгоритм компрессии изображений в соответствии со стандартом CCSDS 122.0 [9]. CWICOM реализован в виде ASIC для космического применения. Радиационная стойкость по накопленной дозе – 300 крад. И подобных примеров множество.

Однако СнК чаще всего находят применение при проектировании On Board Computers (OBC), т. е. бортовых компьютеров (БК), и так называемых устройств Control and Data Handling (CDH) – устройств контроля и обработки данных, что соответствует, в первом приближении, отечественному термину «бортовой комплекс управления» (БКУ). Структурно CDH отличается от OBC тем, что в нем кроме процессорного ядра устанавливается ядро ТМ/ТК (кодер/декодер телеметрии/телекоманд) и, возможно, несколько увеличивается набор IP-блоков периферии, которая используется для сбора данных о процессах, происходящих в системах КА. Эти данные используются в том числе и как источник телеметрической информации (ТМ), передаваемой на Землю. Поэтому можно считать, что набор IP-блоков периферийных интерфейсов соответствует телеметрической системе, как это принято в отечественном электронном космическом приборостроении. Следовательно, CDH в целом соответствует функционалу отечественных БКУ. Отличие состоит лишь в том, что в отечественных БКУ, например применяемых в КА «Глонасс-М», имеются альтернативные источники формирования так называемой аппаратной телеметрии и имеется устройство контроля за работой БКУ, так называемый блок управления БКУ.

Примерами систем CDH, выполненных по технологии СнК, являются проекты, выполняемые при поддержке ESA: ShipSat, SCOC1, SCOC3, COLE [10]. Наиболее успешным является проект SCOC3 (Spacecraft Controller On Chip), выполняемый компанией EADS Astrium (с 2014 г. Airbus Defence and Space). Он заключается в создании CDH, объединяющей БК, систему ТМ/ТК в соответствии с системой стандартов CCSDS и систему сбора данных. Astrium выполнила системный проект, использовала ранее

разработанные IP-блоки ESA и разработала новые [11]. Ранние версии проекта использовали FPGA. В конечном воплощении проект реализован в виде специализированной СБИС ASIC ATC18RHA компании ATMEL. В качестве процессора используется LEON3FT. Интегральная схема ATC18RHA производится с 2009 г., с 2010 г. – в летном исполнении. С 2012 г. началась летная история ATC18RHA. Впервые она использована на КА SPOT6 [12]. В настоящее время порядка 8 КА используют платформу SCOC3.

Таким образом, СнК системы прочно заняли свое место в электронном космическом приборостроении.

Софт-процессоры для космического применения. Системообразующими компонентами СнК являются внутрикристалльная шина и процессорное ядро. При выборе внутрикристалльной шины для проектов типа CDH даже уровня СМКА по сути других альтернатив кроме шины AMBA не существует. Другие шины, такие как CoreConnect, Avalon, WishBone и др., имеют не такое широкое распространение, как AMBA, соответственно, не все разработчики IP-блоков в полной мере их поддерживают. Это обстоятельство сковывает разработчиков CDH в выборе необходимых IP-блоков. Для шины AMBA данной проблемы не существует, она уже давно стала общепринятым способом стандартизации взаимодействия IP-блоков.

При выборе процессорного ядра некоторая вариативность существует, поэтому можно определить критерии выбора:

- процессор должен быть предназначен для космоса, т. е. иметь архитектуру типа Radiation Hardening by Design (RHBD), т. е. специально разработанную с учетом защиты от ионизирующего излучения космического пространства [13], и иметь летную историю;

- IP-блок процессора должен быть открытым и свободно распространяемым, потому как стоимость БКУ и соответственно СМКА не должна быть высокой;

- IP-блок процессора должен распространяться как soft-блок для FPGA, потому как все hard IP являются коммерческими.

Для большинства миссий СМКА не требуется возможность сбоеустойчивости (Fault Tolerant, FT), поэтому обычно процессоры для СМКА относятся к типу Single COTS Processor with no Fault Tolerance, если пользоваться классификацией, представленной в [13]. Однако есть примеры использования и FT-процессоров для СМКА. Подобные технологии использует, например, компания Space Micro [14] в серии своих отказоустойчивых ОВС Proton. Такие компьютеры могут понадобиться, например, при планировании гарантированного срока активного существования СМКА на орбите от двух лет и более. Поэтому RHBD IP-ядра процессоров нашли бы свое применение для СМКА. Однако все RHBD IP-ядра процессоров являются закрытыми и коммерческими. При этом обычно имеется открытой свободно распространяемая не FT-версия этого процессора, что дает возможность внести в него доработки, которые частично превращают его в FT-версию в той мере, которая может потребоваться для конкретной миссии

СМКА. Примером этого подхода являются разработки Ramon Chip [15]. Отрабатывая собственную технологию RadSafe создания RHBD бортовых компьютеров, они использовали открытое IP-ядро LEON3 при выполнении проекта GR702RC. В дальнейшем, работая уже совместно с Aeroflex Gaisler, применили LEON3FT для создания двухядерной СБИС СнК типа ASIC GR712RC.

Теперь, приняв данные критерии, выбор становится очевидным – только IP-ядра LEON2/3. Другие IP-ядра не удовлетворяют критериям выбора. Одни, как IP-ядра ARM, не являются RHBD, а создание RHBD-ядра находится пока на стадии исследований [16]. Другие, как, например, IP-блоки процессоров i8051, Nios, MicroBlaze, никогда не будут RHBD, они просто не для этого предназначены. Ядра, не являющиеся RHBD, можно использовать для создания RHBD-компьютеров, применяя технологию Triple Modular Redundancy. Например, hard процессорное ядро PowerPC 750FX компания Maxwell использует для создания RHBD-компьютеров [17], однако технология внутрикристалльного дублирования и троирования ядер, не являющихся RHBD, для создания FT-компьютера не приемлема для СМКА – слишком затратная по ресурсам. IP-ядра MIPS в основном являются hard, а открытые IP-ядра MIPS являются процессорами начальной сложности без летной истории и не являются RHBD. Известны примеры, когда IP-ядра MIPS используются для создания космических процессоров, но эти процессоры типа Radiation-Hardened (RH), в которых защита от ионизирующего излучения обеспечивается специальными топологическими решениями. Например, это процессоры Harris RH3000 [18] и Honeywell RH32 [19], основанные на архитектуре MIPS 3000. К таким же RH-процессорам относится RAD-750 архитектуры PowerPC компании BAE Systems [20].

Таким образом, среди всего множества процессорных ядер для реализации СнК только LEON2 или LEON3 и соответствующие им FT-версии [21–23] удовлетворяют всем критериям выбора. Оба процессора основаны на архитектуре SPARC v.8 и по сути отличаются только глубиной конвейера: у LEON2 он 5-ступенчатый, а у LEON3 7-ступенчатый. LEON2/LEON2FT поддерживает ESA, развитием LEON3/LEON3FT занимается Aeroflex Gaisler. LEON2 и LEON3 – открытые IP-ядра, LEON2FT и LEON3FT – закрытые.

Для использования в CDH для СМКА можно сказать, что LEON2 и LEON3 равнозначны. Может быть, только LEON3 в FPGA-реализации требует несколько больше ресурсов, чем LEON2. Однако знакомство с открытым VHDL-кодом определяет выбор LEON3: его код проще, понятнее и лучше структурирован. Это обстоятельство объясняется просто: разработкой LEON2 по заказу ESA также занималась компания Gaisler, а потом она оставила проект LEON2 и стала разрабатывать LEON3, естественно, изменив архитектуру и выполнив глубокий рефакторинг кода. Рефакторинг процессора LEON2 с момента его разработки не производился.

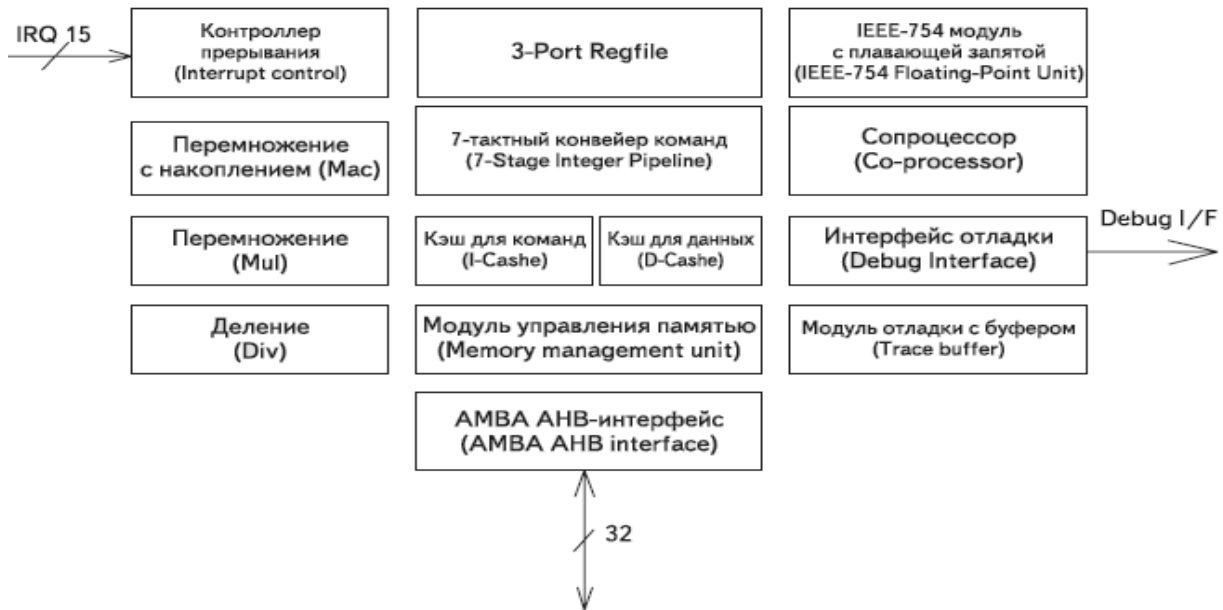


Рис. 1. Структура процессора LEON3

Структура процессора LEON3 показана на рис. 1. LEON3 использует расширенный семитактовый конвейер. Процессор поддерживает полную SPARC v.8 систему команд, включая команды перемножения, деления и перемножения с накоплением. Дополнительный IEEE-754 модуль обеспечивает поддержку операций с плавающей запятой с одинарной и двойной точностью. Кэш-система поддерживает мультимножества с четырьмя наборами по 256 кбит в наборе.

Таким образом, в большей степени целям построения цифровой платформы СМКА удовлетворяет IP-ядро LEON3.

Типы перепрограммируемых FPGA. Элементарной базой СнК-проекта для СМКА могут быть перепрограммируемые ПЛИС типа FPGA промышленного уровня от производителей, выпускающих, кроме того, аналогичные (pin to pin) FPGA уровня military и space. Это гибкое, простое и дешевое решение, одновременно открывающее простой путь портирования проекта в радиостойкую элементную базу для тех СМКА, чья миссия этого потребует. Таких производителей два: компания Xilinx, выпускающая одноименные FPGA, и компания Microsemi, выпускающая ПЛИС Actel, причем FPGA Xilinx – типа sram, а Actel – типа flash. Преимущества FPGA типа flash хорошо известны: отсутствие задержки между подачей питания и переходом микросхемы в рабочее состояние при загрузке конфигурации, низкий уровень потребления в статическом режиме, отсутствие ошибок программирования при загрузке конфигурации, высокая радиационная стойкость [24]. К тому же ПЛИС Microsemi в недавнее время были более доступны для отечественных разработчиков бортовых систем и вследствие этого и отмеченных выше достоинств получили в России большое распространение.

Впрочем, и FPGA Xilinx вполне удовлетворяют требованиям к проектированию аппаратуры СМКА, к тому же FPGA Xilinx, как показывает практически

опыт, ресурсно несколько более ёмкие и позволяют синтезировать более производительные проекты. Тем не менее остановим свой выбор на Actel FPGA типа flash.

Сетевые технологии для космического применения. Взаимодействие бортовой аппаратуры (БА) образует двухэлементную иерархию интерфейсов: интерфейсы верхнего уровня обеспечивают взаимодействие систем между собой, а интерфейсы нижнего уровня обеспечивают взаимодействие систем с периферийным оборудованием.

Интерфейсы нижнего уровня – это относительно простые последовательные интерфейсы CAN, RS232, SPI, I2C и др. Интерфейсы верхнего уровня гораздо сложнее, но их по сути всего два: MIL-STD-1533B (мультиплексный канал обмена, ГОСТ Р 52070–2003) и SpaceWire.

Интерфейс MIL-STD-1533B [25] успешно эксплуатируется на зарубежных и отечественных КА, но его низкая скорость обмена 1 Мбит/с, высокое энергопотребление, а также ряд других технических ограничений сдерживают развитие бортовой коммуникационной инфраструктуры.

Ситуация изменилась с появлением технологии SpaceWire. SpaceWire – это перспективная системообразующая технология для высокоскоростной коммуникации и комплексирования бортовых систем аэрокосмических аппаратов. SpaceWire разрабатывалась в соответствии с требованиями аэрокосмических применений, таких как высокие скорости передачи информации, малые задержки доставки сообщений, устойчивость к отказам и сбоям, низкое энергопотребление, компактная реализация в СБИС, поддержка систем реального времени и системных функций бортовых комплексов [26].

Сеть SpaceWire состоит, в общем случае, из некоторого числа узлов (nodes) и маршрутизирующих коммутаторов (routing switches). На рис. 2 представлена

обобщенная структура сети SpaceWire. Каждый узел имеет хост-устройство (host), которое может быть инициатором или точкой назначения передачи данных. Хост-устройством может быть процессор, блок памяти, датчик, исполнительное устройство и т. д.

Каналы связи (линки, links) представляют собой средства для передачи пакетов данных от одного узла к другому.

Узлы могут быть непосредственно связаны линками или соединены посредством маршрутизирующих коммутаторов. Маршрутизирующие коммутаторы связывают множество узлов и предоставляют возможность маршрутизации пакета от одного узла к другому. Маршрутизирующие коммутаторы позволяют адресовать узлы, находящиеся в одной подсети, или узлы, находящиеся в разных подсетях, посредством региональной логической адресации.

Таким образом, с помощью технологии SpaceWire можно создавать: структуры из узлов, связанные прямыми линками, без использования маршрутизирующих коммутаторов; локальную вычислительную сеть, узлы которой связаны через маршрутизирующие коммутаторы; вычислительную сеть уровня Интранет, объединяющую с помощью маршрутизирующих коммутаторов несколько подсетей.

Последний вариант, по крайней мере, на сегодняшний момент является избыточным для создания бортовой сети КА, особенно малых и сверхмалых. Первый вариант, по сути, нивелирует практически все возможности SpaceWire как именно сетевой технологии. Наибольший интерес вызывает второй вариант, позволяющий создать полноценную сетевую архитектуру взаимодействия БА, соответствующую текущим потребностям.

В настоящее время действующими стандартами SpaceWire являются:

– ECSS-E-ST-50-12C «SpaceWire – соединения, узлы, маршрутизаторы и сети». Базовый стандарт,

регламентирующий базовые уровни стека SpaceWire. Стек описан до сетевого уровня. Текущая версия появилась 31.07.2008 г. [27];

– ECSS-E-ST-50-52C «SpaceWire – протокол доступа к удаленной памяти» [28]. Протокол может быть использован для конфигурирования сети, управления узлами, а также для передачи данных из узлов SpaceWire. Таким образом, RMAP может использоваться для реализации транспортного уровня в соответствии с описанием уровней модели OSI. Текущая версия появилась 05.02.2010 г.;

– ECSS-E-ST-50-53C «SpaceWire – CCSDS протокол передачи пакетов». Определяет инкапсуляцию пакета CCSDS в пакет SpaceWire, его передачу через сеть SpaceWire и выделение CCSDS пакета на узле-получателе. Текущая версия появилась в 2010 г. [29];

– ECSS-E-ST-50-51C «Идентификация SpaceWire-протокола». Определяет метки идентификации протоколов транспортного уровня OSI. Текущая версия появилась в 2010 г. [30].

Система стандартов SpaceWire не описывает транспортный и выше уровни OSI. По сути, она предлагает воспользоваться своим сетевым уровнем (и, естественно, уровнями ниже по стеку) уже существующих протоколов, в частности, пакетам CCSDS – стандарт ECSS-E-ST-50-53C. Кроме того, имеются нормативные документы для других протоколов, использующих технологию SpaceWire для передачи своих пакетов:

– SMCS-ASTD-PS-001 Issue 1.1, 24 July 2009. Serial Transfer Universal Protocol STUP SpaceWire Protocol – Protocol Specification, EADS Astrium ASE4 [31];

– 417-R-RTP-0050 Version 2.1, 16 January 2008. Geostationary Operational Environmental Satellites (GOES), GOES-R Series, GOES-R Reliable Data Delivery Protocol (GRDDP), NASA Goddard Spaceflight Centre [32].

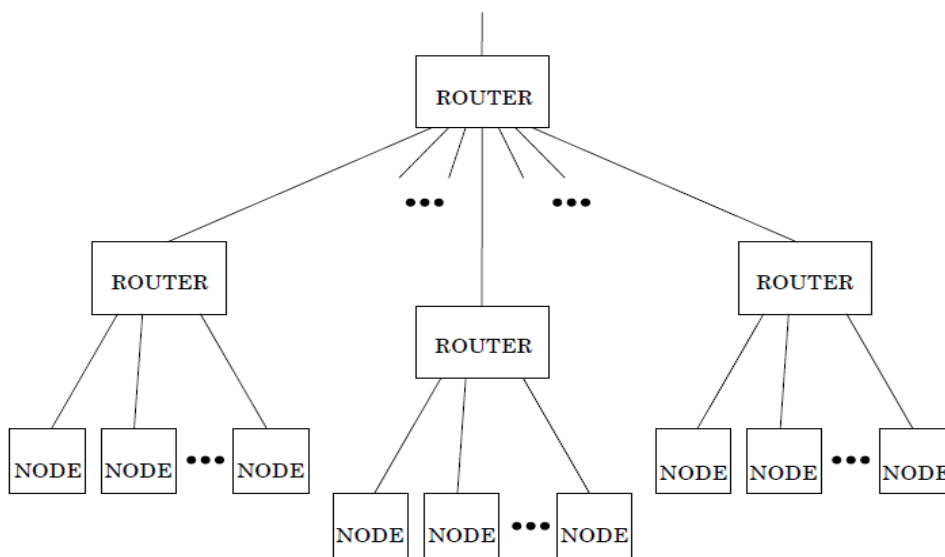


Рис. 2. Обобщенная структура сети SpaceWire [25]

Стандарт ECSS-E-ST-50-51C определяет схему назначения идентификаторов протоколов транспортного уровня. Так, для CCSDS-пакета определен идентификатор 2, для Serial Transfer Universal Protocol – 239.

Отсутствие транспортного уровня и инкапсуляция в пакет SpaceWire пакета прикладного уровня (или потока данных Octet String) соответствуют рекомендациям CCSDS по организации передачи данных между приложениями в космических системах, а именно, CCSDS 133.0-B1 [33]. Этот документ определяет концепцию CCSDS Space Packet transfer Protocol (протокол передачи космических пакетов). Данная концепция рассматривает любую сеть, в том числе и сеть SpaceWire, как средство передачи пакетов, сформированных на прикладном уровне. На рис. 3 представлена конфигурация протокола CCSDS Space Packet transfer Protocol.

Протокол CCSDS Space Packet transfer Protocol односторонний, т. е. узел-инициатор может только послать пакет на узел-приемник. Протокол определяет всего два примитива (полностью следуя рекомендациям CCSDS 133.0-B1): требование узла-инициатора отправки пакета с данными до узла назначения; индикация приложения пользователя на узле-приемнике, что пакет прибыл. Достоверность доставки решается сетью SpaceWire.

В отличие от ECSS-E-ST-50-53C протокол SMCS-ASTD-PS-001 двунаправленный и поддерживает для любого узла как команду записи (отправки пакета) данных, так и чтения (получения пакета с данными). Протокол 417-R-RTP-0050 можно классифицировать как протокол надежной доставки сообщений. Но, так или иначе, технология SpaceWire образует сеть для доставки пакетов от узла-отправителя до узла-назначения.

Протокол RMAP является протоколом (идентификатор ECSS-E-ST-50-51C – 1), который в первую очередь предназначен для выполнения служебных операций, связанных с конфигурированием сети и управлением узлами. Кроме того, он может быть использован в качестве протокола обмена данными между узлами сети (хост-устройствами). Для достижения необходимого уровня надежности и управляемости применение его является обязательным для космиче-

ских систем. В этом случае, учитывая отсутствие работ по реализации прикладного уровня в соответствии с нормативными документами CCSDS, NASA, Astrium, целесообразно реализовать прикладной уровень на базе RMAP, который определяется и как служебный, и как основной протокол передачи данных.

Архитектура бортовых комплексов управления. Рассмотрим варианты построения архитектуры БКУ, созданные на базе технологии «система на кристалле», а также использующие сетевые принципы взаимодействия с бортовой аппаратурой КА.

Одним из первых проектов построения ОВС с применением технологии СнК стал проект ChipSat [34]. Проект финансировался ESA. Структурная схема ОВС–СнК представлена на рис. 4.

ОВС–СнК содержала две подсистемы: процессорный модуль на базе архитектуры LEON2 и подсистему ТМ/ТК, разработанную на основе рекомендаций стандартов CCSDS. Внутрикристалльная шина – АМВА. В качестве интерфейса сопряжения ОВС–СнК с БА использовался CAN. Для вычисления сложных математических функций использовался IP-блок CORDIC. Разработанный экспериментальный образец базировался на XILINX Virtex XCV800 FPGA.

Развитие направления СнК-систем нашло отражение в следующих проектах ESA: SCOC1, SCOC3, COLE. Проект SCOC выполнялся много лет и прошел несколько стадий развития. Конечный вариант структурной схемы SCOC3, реализованный в ASIC ATC18RNA, представлен на рис. 5 [35].

Архитектура SCOC3 содержит 3 подсистемы: процессорную подсистему, подсистему ТМ/ТК в соответствии с рекомендациями стандартов CCSDS и подсистему сбора данных. SCOC3 содержит большое количество периферийных интерфейсов для сбора данных. Поэтому архитектура SCOC3 двухшинная: используются две шины АМВА. Причина заключается в том, что шина АМВА поддерживает только 16 адресов устройств, которые к ней подключены. К тому же некоторым устройствам может понадобиться не один, а, например, два адреса шины АМВА, что вызывает дефицит адресов при большом количестве периферийных устройств, который решается при двухшинной архитектуре.

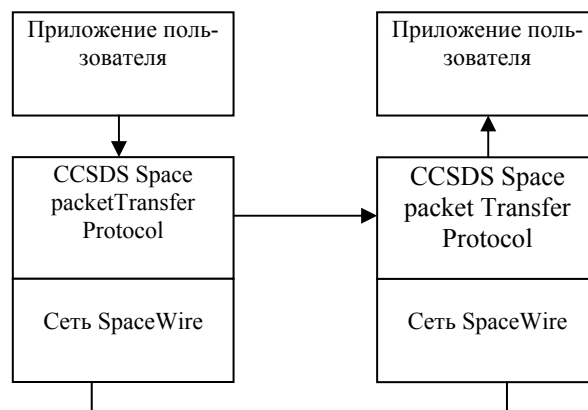


Рис. 3. Конфигурация протокола CCSDS Space Packet transfer Protocol

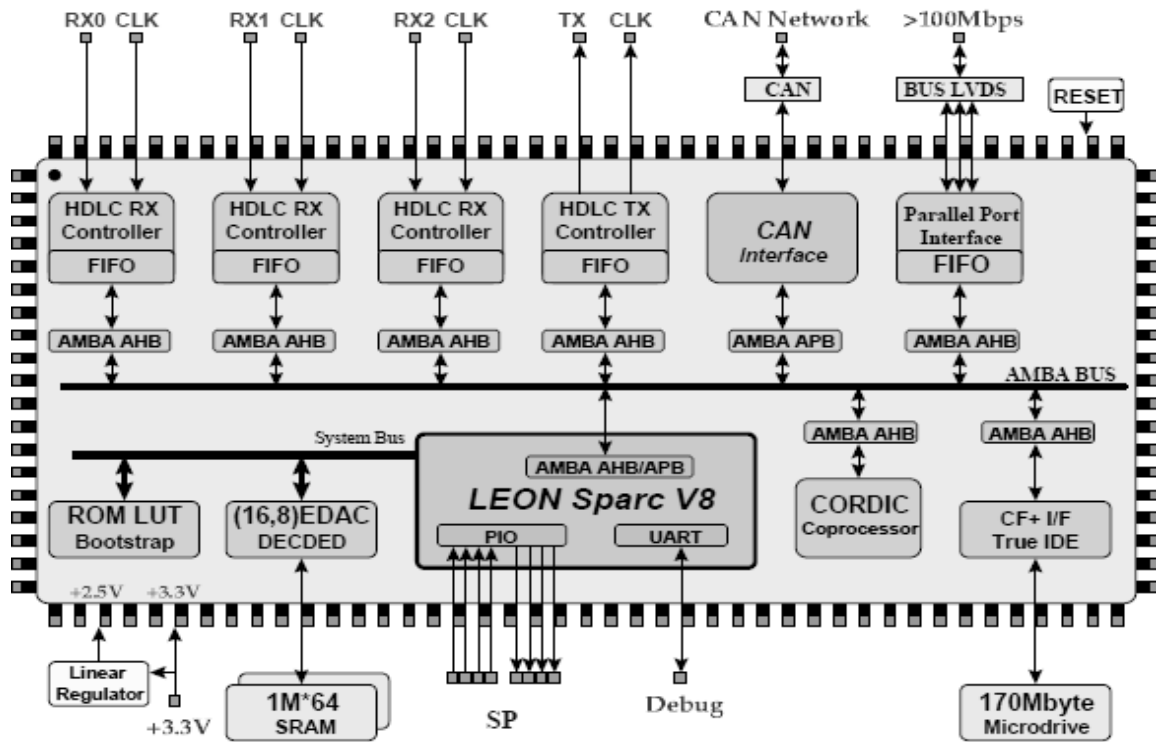


Рис. 4. Структурная схема ОВС–СнК ChipSat [34]

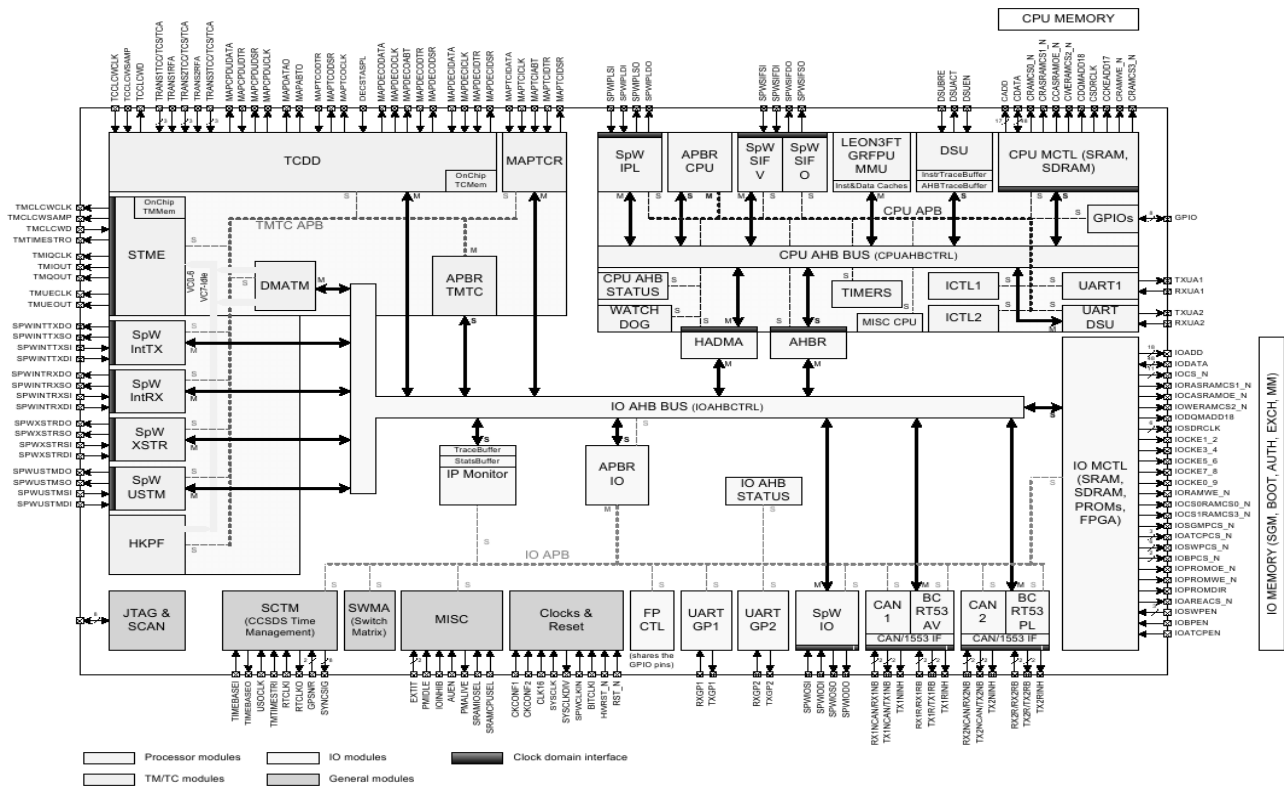


Рис. 5. Структурная схема CDH–СнК SCOC3 [35]

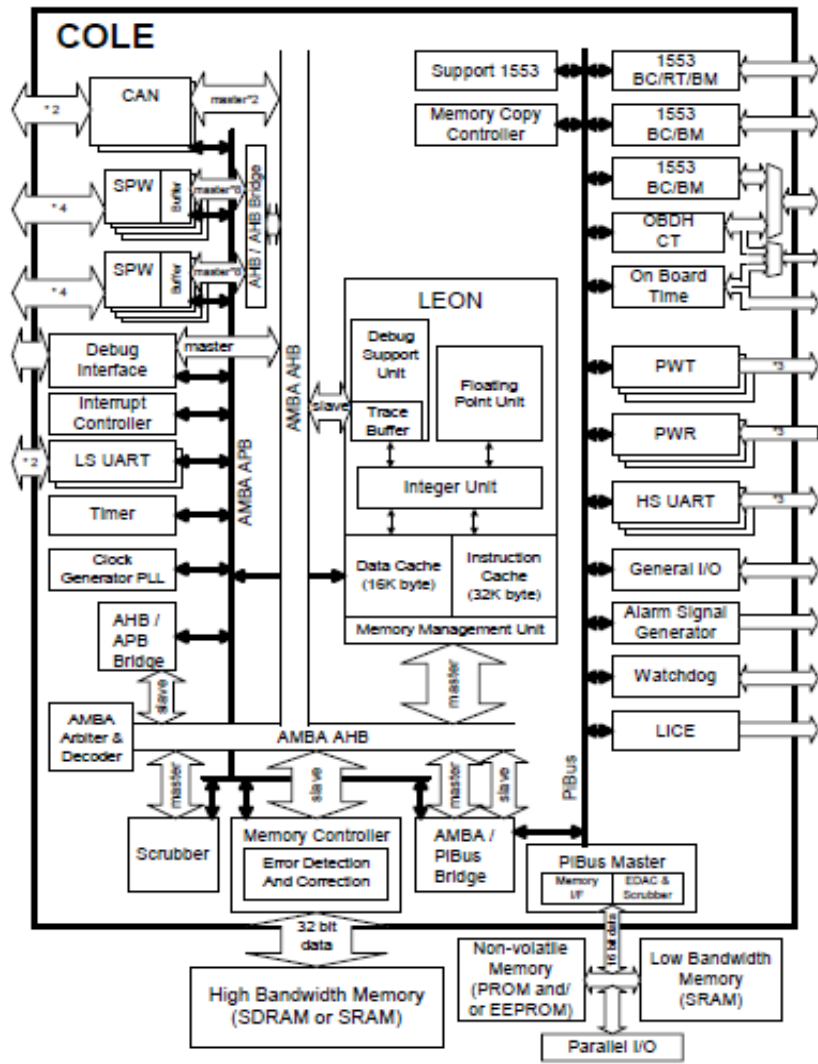


Рис. 6. Структурная схема CDH-СнК COLE [35]

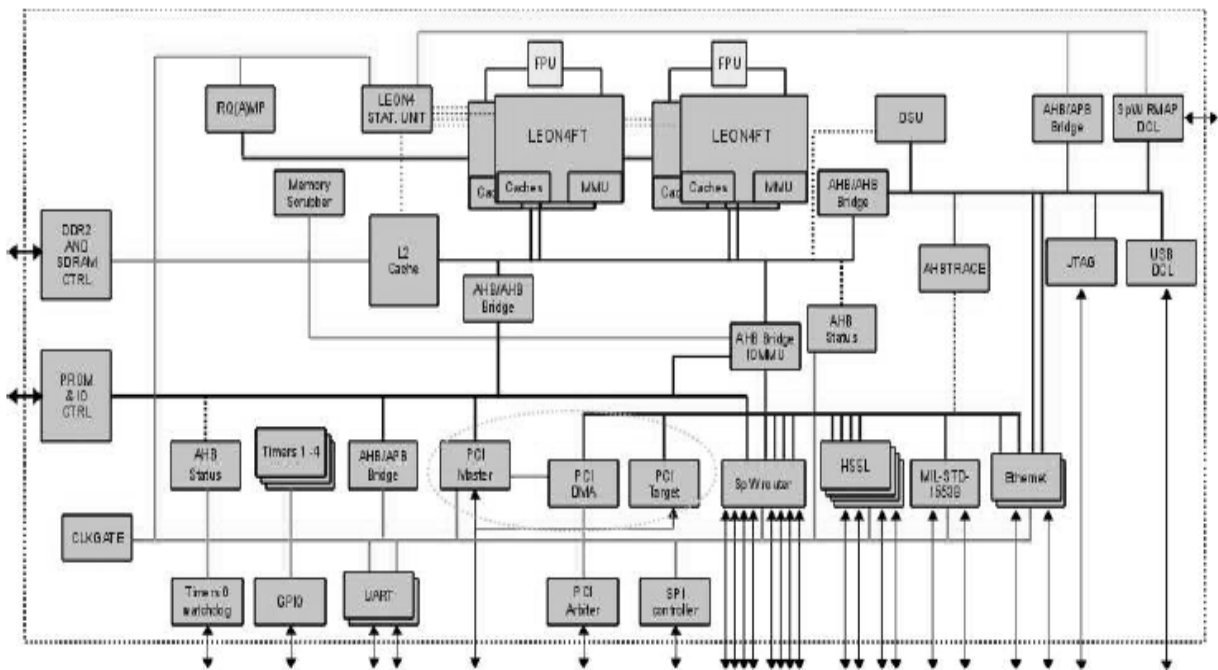


Рис. 7. Структурная схема процессора NGMP [37]

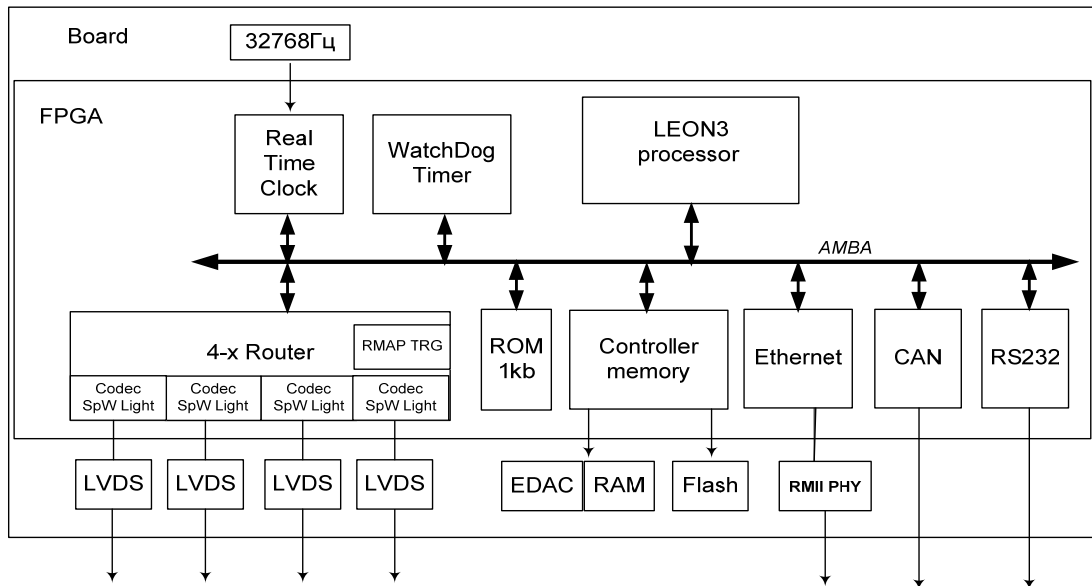


Рис. 8. Структурная схема процессора бортового компьютера МКА «ТаблетСат-Аврора» [37]

В проекте COLE (COCOS (COmputerCOreSupport) I/O + LEON2-FT processor = COLE) технология SnK используется для создания масштабной системы сбора данных с помощью множества разнообразных интерфейсов: 3 MIL-STD-1553B, 3 высокоскоростных UART, 2 низкоскоростных UART, 8 SpW, 2 CAN и др. [36]. Архитектура COLE (рис. 6) также двухшинная: кроме шины AMBA дополнительно используется шина PBus, к которой подключены многие низкоскоростные устройства и периферийные интерфейсы.

В качестве перспективной рассматривается архитектура SnK процессора с 4 IP-ядрами LEON4 проекта NGMP (Next Generation Microprocessor) [37]. Архитектура NGMP представлена на рис. 7. Возможности данного процессора явно избыточны для БКУ, поэтому он позиционируется как процессор для полезной нагрузки. Для решения задач полезной нагрузки на каждые 2 ядра LEON4 используется одно FPU.

Среди отечественных ОВС и CDN SnK-разработок можно отметить процессорный модуль, используемый на отечественном МКА «ТаблетСат-Аврора» (рис. 8) [38].

Проект реализован в FPGA Microsemi A3PE3000. Процессор собран на открытых IP-ядрах, в том числе открытым LEON3, или компонентах, разработанных авторами работы. Отличием данного проекта является включение в SnK маршрутизирующего коммутатора. Коммутатор имеет 4 внешних порта и один внутренний порт конфигурации, осуществляемой по протоколу RMAP. Маршрутизирующий коммутатор создает сетевую инфраструктуру взаимодействия БА по сети SpW. Это является важным достоинством представленной схемы применительно к СМКА, который имеет очень жесткие габаритные требования. В этом же проекте маршрутизирующий коммутатор, определяющий сетевую инфраструктуру, интегрирован в процессор, что позволяет экономить пространство СМКА.

Вообще развитие технологии SpW является трендом электронного космического приборостроения.

В настоящее время за границей наблюдается широкое внедрение SpW в бортовые космические системы.

Общая структура бортовой вычислительной среды на основе SpW представлена в работе [39] (рис. 9).

В состав бортовой аппаратуры входят: центральный бортовой компьютер (ЦБК), бортовая аппаратура обработки сигналов и изображений (БАОСИ), бортовая аппаратура командно-измерительной системы (БАКИС), система трансляции команд и распределения питания (СТКРП), бортовое синхронизирующее координатно-временное устройство (БСКВУ), система спутниковой навигации (СШ), система управления движением (СУД), бортовая система телеметрических измерений (БСТИ).

Представленная структура обобщенно представляет SpW как некоторую шину, к которой подключается БА, не конкретизируя сетевую инфраструктуру. Более определенно сетевая инфраструктура для малого космического аппарата представлена в [40]. В данной работе инфраструктура взаимодействия определяется термином «сетевая архитектура» как топология соединений подсистем БКУ. На рис. 10 представлена архитектура типа «двойная звезда», обеспечивающая резервируемую архитектуру БКУ. Сетевую инфраструктуру определяет связка двух маршрутизирующих коммутаторов: основного и резервного, к каждому из которых подключен свой полукомплект устройств БКУ – соответственно основной и резервный. Устройство из каждого полукомплекта подключено не только к своему маршрутизирующему коммутатору, но и к другому.

Устройствами, входящими в каждый полукомплект, являются:

- модуль бортового компьютера, реализующий основные вычислительные и управляющие действия на борту МКА;
- модуль низкочастотной части командно-измерительной системы (НЧКИС), предназначенный, с одной стороны, для сбора телеметрических данных

от систем КА, преобразования их в телеметрические пакеты и передачи пакетов в высокочастотную часть командно-измерительной системы (ВЧ КИС) для их передачи по радиоканалу; с другой стороны, для приема от ВЧ КИС телекоманд управления, их дешифрации и передачи по адресуемым системам КА, в основном в БК;

– модуль преобразования интерфейсов имеет чисто технологическую функцию; он предназначен для преобразования некоторого множества интерфейсов, используемых системами космического аппарата (UART, CAN и др.), к интерфейсу SpaceWire; кроме того, он может принимать аналоговые сигналы с датчиков и передавать сигналы на исполнительные устройства (ИУ);

– модуль питания предназначен для стабилизации напряжения, поступающей в БКУ от внешней бортовой питающей сети.

Структурная схема БКУ представлена на рис. 11. На каждой печатной плате устройства располагаются два устройства: основное и резервное. Таким образом, рассмотренный подход реализует аппаратное резервирование, что для СМКА не является приемлемым ввиду жестких требований на массогабаритные показатели КА типа CubeSat.

В работе [41] представлена структурная схема БКУ для перспективного искусственного спутника Луны (рис. 12). Данная схема реализует резервирование сетевой инфраструктуры, используя 4 маршрутизатора SpW и дополнительные линки.

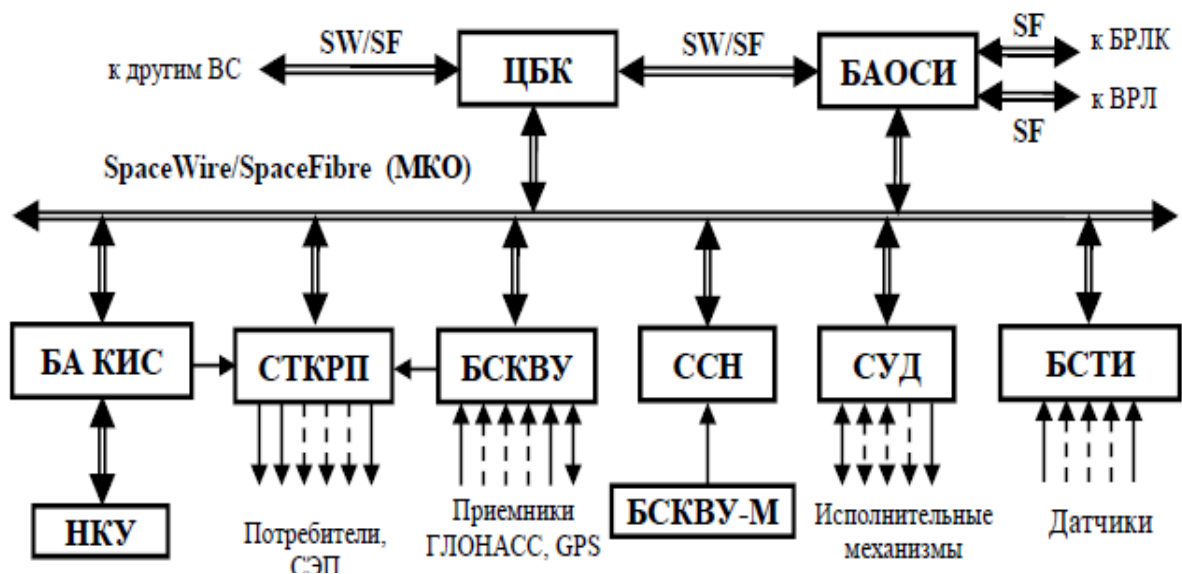


Рис. 9. Общая структура бортовой вычислительной среды [39]

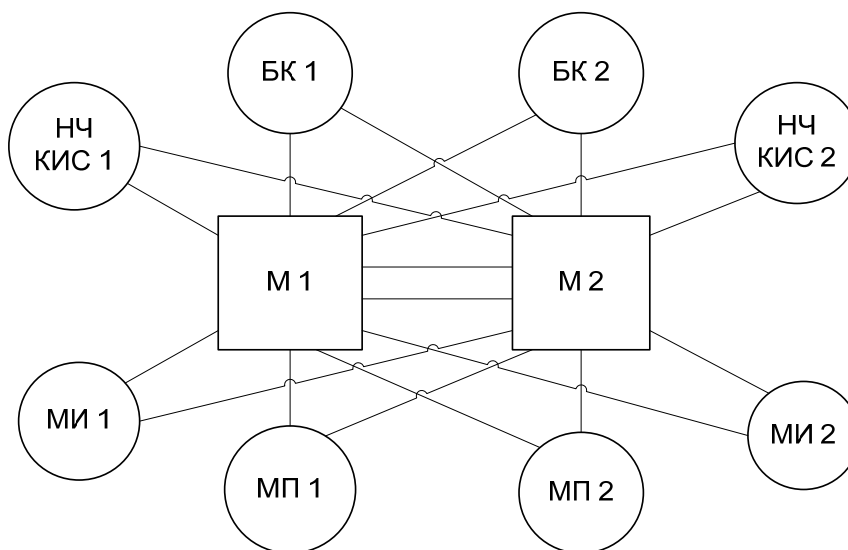


Рис. 10. Резервируемая архитектура БКУ типа «двойная звезда» [40]

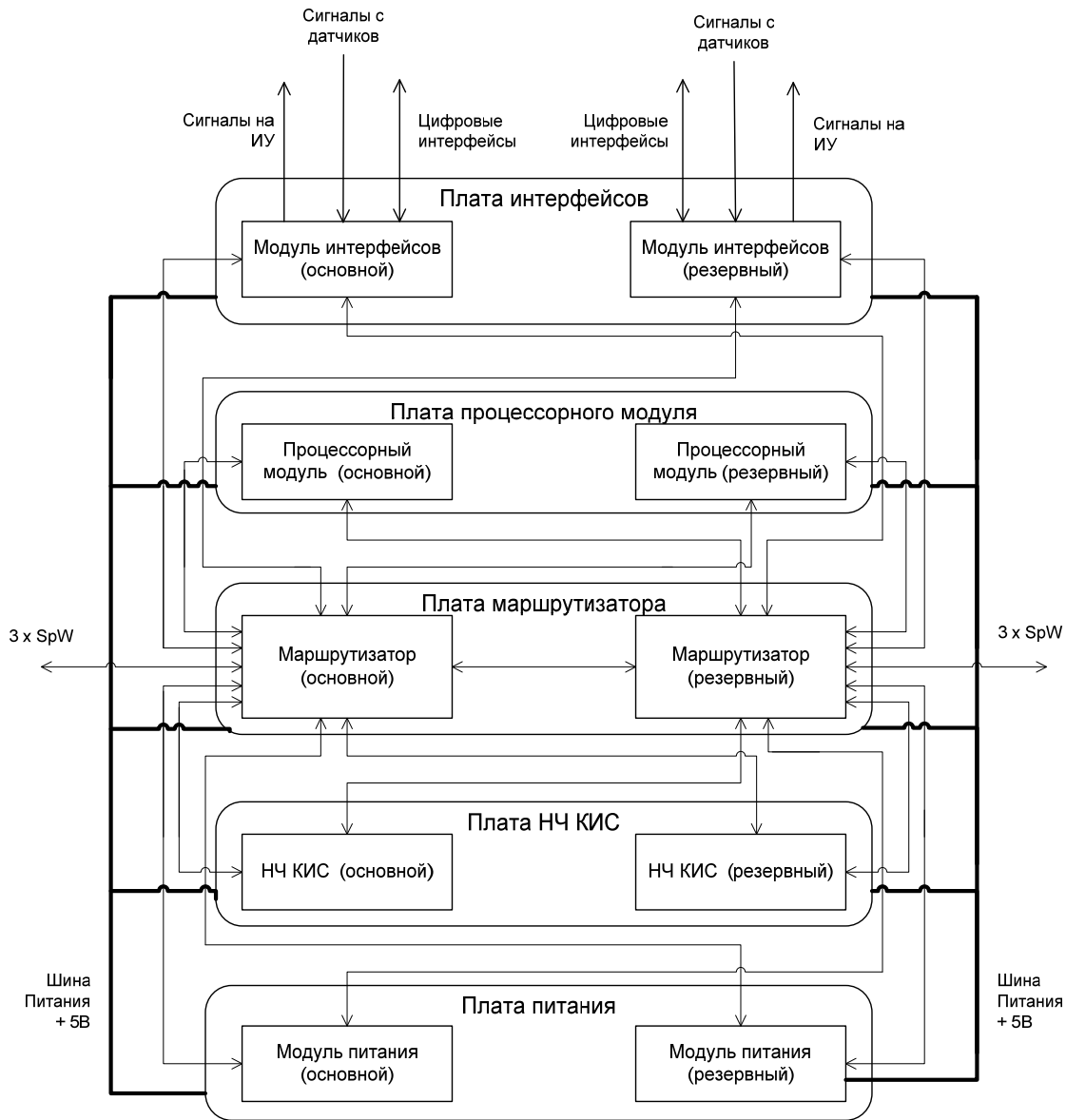


Рис. 11. Структурная схема БКУ [40]

При отказе одного маршрутизатора сохраняются альтернативные пути передачи информации и тем самым сохраняется работоспособность системы в целом. Однако для СМКА подобное избыточное резервирование сетевой инфраструктуры неприемлемо, так как оно требует увеличения количества устройств, реализующих резервирование (т. е. маршрутизаторов). Впрочем, вследствие малых размеров СМКА резервирование линков – единственный способ повышения надежности сети.

Заключение. Рассмотренные технологии (и система на кристалле, и сеть SpaceWire) имеют широкое распространение в космическом приборостроении, технических решений на их базе великое множество. Данные технические решения в основном рассчитаны на полноразмерные КА, но в то же время часть из них пригодна для разработки бортового комплекса управления сверхмалого космического аппарата. К ним можно отнести: собственно использование технологий «система на кристалле» и SpaceWire; применение в качестве основной элементной базы FPGA типа

flash; применение внутрикристалльной шины AMBA 2.0 и открытого IP-ядра процессора LEON 3, дополненного механизмами сбоеустойчивости; интеграцию маршрутизирующего коммутатора SpaceWire в систему на кристалле; использование сетевой архитектуры информационного взаимодействия подсистем СМКА на основе технологии SpaceWire; резервирование линков SpaceWire. Данные технические решения вполне реализуемы для СМКА типа CubeSat, несмотря на жесткие ограничения КА данного типа по габаритам, массе, энергопотреблению.

Благодарности. Исследование выполнено при поддержке Министерства образования и науки Российской Федерации, соглашение № 14.574.21.0041 от 19.06.2014 г., уникальный идентификатор RFMEFI 57414X0041.

Acknowledgment. This work was supported by the Ministry of Education and Science of the Russian Federation in accordance with the agreement № 14.574.21.0041, unique identifier RFMEFI57414X0041.

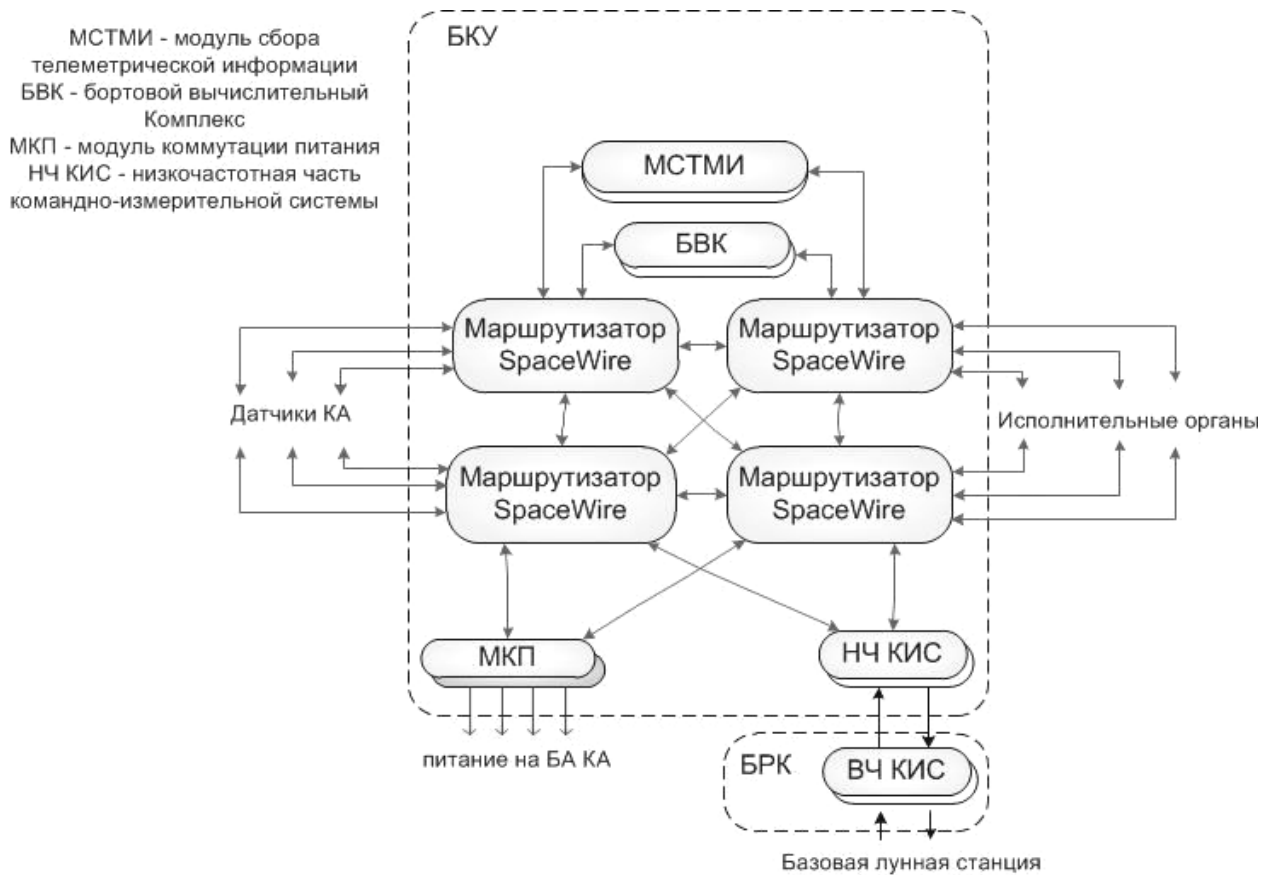


Рис. 12. Структурная схема БКУ для искусственного спутника Луны [41]

Библиографические ссылки

1. Проект SibCube [Электронный ресурс]. URL: <http://sibcube.sibsau.ru>.
2. Zhen. D. Reconfigurable System-on-a-Chip Based Platform for Satellite On-Board Computing. Surrey Space Centre School of Electronics and Physical Sciences University of Surrey Guildford. Surrey GU2 7XH. UK, 2005. P. 191.
3. Системы на кристалле. Интервью с разработчиком [Электронный ресурс]. URL: <http://ru.intel.com/business/community/?automodule=blog&blogid=7605&showentry=3000>.
4. Евтушенко Н., Немудров В., Сырцов И. Методология проектирования систем на кристалле. Основные принципы, методы, программные средства // Электроника: наука, технология, бизнес. 2003. № 6. С. 7–11.
5. Немудров В., Мартин Г. Системы на кристалле. Проектирование и развитие. М. : Техносфера, 2004. 216 с.
6. Первые в мире ПЛИС с разнородными сигналами [Электронный ресурс]. URL: <http://www.actel.ru/12-plis/51-fusion>.
7. Reconfigurable System-on-Chip Data Processing Units for Space Imaging Instruments / B. Fiethe [et al.] // Design, Automation and Test in Europe Conference and Exposition. 2007. P. 997–982.
8. AGGA-4 – Core device for GNSS space-receivers of the next decade / J. Roselló Guasch [et al.]. NAVITEC, 2008. 8 p.
9. CWICOM Final Presentation [Электронный ресурс]. URL: http://amstel.estec.esa.int/tecedm/website/conferences/PresentationDays/CWICOM_Final.pdf.
10. SOC Development Activities [Электронный ресурс]. URL: http://www.esa.int/Our_Activities/Space_Engineering/Microelectronics/SOC_Development_Activities.
11. Platform Data Handling [Электронный ресурс]. URL: <http://www.space-airbusds.com/en/equipment/scoc3.html>.
12. SCOC3 – A brand-new heart for space missions [Электронный ресурс]. URL: <http://microelectronics.esa.int/finalreport/SCOC3-FinalPresentation-2012-12-05.pdf>.
13. Ginosar R. Survey Space Processors. DASIA, 2012. P. 5.
14. Space Micro's Space Heritage [Электронный ресурс]. URL: <http://www.spacemicro.com/products.html>.
15. Ramon-chips. Conference papers and presentations [Электронный ресурс]. URL: <http://www.ramon-chips.com/ramon%20conferences.html>.
16. Emre Ozer. ARM Microcontrollers for Space Applications. R&D, 2010. 16 p.
17. Designing a single board computer for space using the most advanced processor and mitigation technologies / L. Longden [et al.]. Maxwell Technologies, 2012. 17 p.
18. Harris Corporation Awarded Contract By Ball Aerospace For NPP Satellite On-Board Processors [Электронный ресурс]. URL: http://govcomm.harris.com/news/view_pressrelease.asp?act=lookup&pr_id=1129.
19. Honeywell RH32 [Электронный ресурс]. URL: <http://en.wikipedia.org/wiki/RH-32>.

20. RAD750 [Электронный ресурс]. URL: <http://en.wikipedia.org/wiki/RAD750>.

21. LEON [Электронный ресурс]. URL: <http://en.wikipedia.org/wiki/LEON>.

22. Осипенко П. Микропроцессоры для космических применений // Электронные компоненты. 2010. № 1. С. 66–69.

23. Опыт разработки СБИС типа СнК на основе встроенных микропроцессорных ядер / В. Стешенко [и др.] // Компоненты и технологии. 2008. № 10. С. 67–72.

24. Котельников Е. Программируемая логика Actel // Электронные компоненты. 2010. № 9. С. 88–93.

25. MIL-STD-1553 [Электронный ресурс]. URL: <http://en.wikipedia.org/wiki/MIL-STD-1553>.

26. Шейнин Ю., Солохина Т., Петричкович Я. Технология SpaceWire для параллельных систем и бортовых распределенных комплексов // Электроника: наука, технология, бизнес. 2006. № 6. С. 64–74.

27. ECSSE-ST-50-12C SpaceWire – Links, nodes, routers and networks. 2008. 129 p.

28. ECSS-E-ST-50-52C SpaceWire – Remote memory access protocol. 2010. 109 p.

29. ECSS-E-ST-50-53C SpaceWire – CCSDS packet transfer protocol. 2010. 21 p.

30. ECSS-E-ST-50-51C SpaceWire protocol identification. 2010. 15 p.

31. SMCS-ASTD-PS-001. Serial Transfer Universal Protocol STUP SpaceWire Protocol – Protocol Specification. EADS Astrium ASE4. 2009. Iss. 1.1. 7 p.

32. 417-R-RTP-0050. Version 2.1. Geostationary Operational Environmental Satellites (GOES), GOES-R Series. GOES-R Reliable Data Delivery Protocol (GRDDP) / NASA Goddard Spaceflight Centre. 2008. 18 p.

33. Space Packet Protocol, Blue Book. CCSDS 133.0-B-1. Space Packet Protocol. Blue Book, 2003. 49 p.

34. A System-on-a-Chip for Small Satellite Data Processing and Control (“ChipSat”) / Surrey Space Centre. 2003. 5 p.

35. Koebel F., Coldefy J.-F. SCOC3: a space computer on a chip. EDAA, 2010. 5 p.

36. P. Sinander. The COLE System-On-Chip. ESTEC Noordwijk. SAAB SPACE, 2007. 11 p.

37. Quad Core LEON4 SPARC V8 Processor. LEON4-NGMP-DRAFT. Data Sheet and User’s Manual. 378 p.

38. Шахматов А. В., Чекмарев С. А. Процессорный модуль типа «система на кристалле» для малого КА «ТаблетСат-Аврора» // Разработка, производство, испытания и эксплуатация космических аппаратов и систем : научн.-техн. конф. молодых специалистов ОАО «ИСС». 2014. С. 104–106.

39. Гришин В. Ю., Ракитин А. В., Костров В. В. Облик перспективного вычислительного комплекса космического базирования с гибкой архитектурой для обработки сигналов // Космическая радиолокация. 2013. С. 52–57.

40. Концепция создания бортового комплекса управления для малых космических аппаратов / В. Х. Ханов [и др.] // Вестник СибГАУ. 2012. № 5 (45). С. 144–149.

41. Иванов М. А., Кириллов К. Ю. Бортовой комплекс управления для искусственного спутника Луны // Исследования наукограда. 2014. № 1. С. 4–11.

References

1. *Proekt SibCube* [Project SibCube]. (In Russ.) Available at: <http://sibcube.sibsau.ru>, (accessed 21.11.2014).

2. D. Zheng. Reconfigurable System-on-a-Chip Based Platform for Satellite On-Board Computing. Surrey Space Centre School of Electronics and Physical Sciences University of Surrey Guildford, Surrey GU2 7XH, UK, 2005. P. 191.

3. Sistemi na kristalle. Interv’u s razrabotchikom. [System-on-chip. Developer interview] (In Russ.) Available at: <https://ru.intel.com/business/community/?auto-module=blog&blogid=7605&showentry=3000> (accessed 21.11.2014).

4. Evtushenko N., Nemudrov V., Sircov I. [Methodology of designing systems on chip. Basic principles, methods, software]. *Electronica: Nauka, Tehnologiya, Biznes*, 2003, no. 6, p. 7–11. (In Russ.).

5. Nemudrov V., Martin G. *Sistemi na kristalle. Proektirovanie i razvitie* [System-on-chip. Design and development]. Moscow, Tehnosfera Publ., 2004. 216 p.

6. *Pervie v mire PLIS c raznarodnimi signalami* [The world’s first FPGAs with heterogeneous signals] (In Russ.) Available at: <http://www.actel.ru/12-plis/51-fusion> (accessed 24.11.2014).

7. Fiethe B., Michalik H., Dierker C., Osterloh B., Zhou G.. Reconfigurable System-on-Chip Data Processing Units for Space Imaging Instruments. Design, Automation and Test in Europe Conference and Exposition, 2007. P. 997–982.

8. Roselló Guasch J., Weigand R., Lopez Risueño G., Silvestrin P. AGGA-4 – Core device for GNSS space-receivers of the next decade. NAVITEC, 2008. 8 p.

9. CWICOM Final Presentation. Available at: https://amstel.estec.esa.int/tecedm/website/conferences/PresentationDays/CWICOM_Final.pdf (accessed 21.11.2014).

10. SOC Development Activities. Available at: http://www.esa.int/Our_Activities/Space_Engineering/Microelectronics/SOC_Development_Activities (accessed 21.11.2014).

11. Platform Data Handling. Available at: <http://www.space-airbusds.com/en/equipment/scoc3.html> (accessed 1.12.2014).

12. SCOC3 – A brand-new heart for space missions. Available at: <http://microelectronics.esa.int/finalreport/SCOC3-FinalPresentation-2012-12-05.pdf> (accessed 26.11.2014).

13. R. Ginosar, Survey Space Processors. DASIA, 2012. P. 5.

14. Space Micro’s Space Heritage. Available at: <http://www.spacemicro.com/products.html> (accessed 21.11.2014).

15. Ramon-chips. Conference papers and presentations. Available at: <http://www.ramon-chips.com/ramon%20conferences.html> (accessed 1.12.2014).

16. Emre Ozer, ARM Microcontrollers for Space Applications. R&D, 2010. 16 p.

17. Longden L., Thibodeau C., Hillman R., Layton Ph., Dowd M. Designing a single board computer for space using the most advanced processor and mitigation technologies. Maxwell Technologies, 2012, 17 p.
18. Harris Corporation Awarded Contract By Ball Aerospace For NPP Satellite On-Board Processors. Available at: http://govcomm.harris.com/news/view_pressrelease.asp?act=lookup &pr_id=1129 [accessed 1.12.2014].
19. Honeywell RH32. Available at: <http://en.wikipedia.org/wiki/RH-32> (accessed 18.11.2014).
20. RAD750. Available at: <http://en.wikipedia.org/wiki/RAD750> (accessed 24.11.2014).
21. LEON. Available at: <http://en.wikipedia.org/wiki/LEON> (accessed 19.11.2014).
22. Osipenko P. [Microprocessors for space applications]. *Elektronnie komponenti*, 2010, no. 1, p. 66–69 (In Russ.).
23. Steshenko V., Rutkevich A., Bumagin A. et al. [Experience in development of VLSI SoC type based on embedded microprocessor cores]. *Komponenti i tehnologii*, 2008, no. 1, p. 67–72 (In Russ.).
24. Kotelnikov E. [Programmable logic Actel]. *Elektronnie komponenti*, 2010, no. 9, p. 88–93 (In Russ.).
25. MIL-STD-1553. Available at: <http://en.wikipedia.org/wiki/MIL-STD-1553> (accessed 17.11.2014).
26. Sheinin Y., Solohin T., Petrichkovich J. [SpaceWire technology for parallel systems and distributed systems onboard]. *Electronica: Nauka, Tehnologija, Biznes*, 2006, no. 6, p. 64–74 (In Russ.).
27. ECSS-E-ST-50-12C SpaceWire – Links, nodes, routers and networks, 2008, 129 p.
28. ECSS-E-ST-50-52C SpaceWire – Remote memory access protocol, 2010, 109 p.
29. ECSS-E-ST-50-53C SpaceWire – CCSDS packet transfer protocol, 2010, 21 p.
30. ECSS-E-ST-50-51C SpaceWire protocol identification 2010, 15 p.
31. SMCS-ASTD-PS-001 Issue 1.1, 2009. Serial Transfer Universal Protocol STUP SpaceWire Protocol – Protocol Specification, EADS Astrium ASE4. 7 p.
32. 417-R-RTP-0050 Version 2.1, 2008. Geostationary Operational Environmental Satellites (GOES), GOES-R Series, GOES-R Reliable Data Delivery Protocol (GRDDP), NASA Goddard Spaceflight Centre. 18 p.
33. Space Packet Protocol, Blue Book. CCSDS 133.0-B-1. Space Packet Protocol, Blue Book, 2003. 49 p.
34. A System-on-a-Chip for Small Satellite Data Processing and Control (“ChipSat”), Surrey Space Centre, 2003. 5 p.
35. F. Koebel, J.-F. Coldefy. SCOC3: a space computer on a chip. EDAA, 2010. 5 p.
36. P. Sinander. The COLE System-On-Chip. ESTEC Noordwijk, SAAB SPACE, 2007. 11 p.
37. Quad Core LEON4 SPARC V8 Processor, LEON4-NGMP-DRAFT, Data Sheet and User’s Manual. 378 p.
38. Shahmatov A. V., Chekmarev S. A. [Processor module type system on a chip for small spacecraft “TabletSat-Aurora”] *Trudi nauchn.-tehn. konferencii molodih specialistov OAO ISS “Razrabotka, proizvodstvo, ispitaniia i ekspluatatsia kosmicheskikh aparatov i sistem”*, 2014, p. 104–106 (In Russ.).
39. Grishin V. Y., Rakitin A. V., Kostrov V. V. [The face of prospective space-based computing system with a flexible architecture for signal processing]. *Kosmicheskaja radiolokacija*, 2013, no. 1, p. 52–57 (In Russ.).
40. Khanov V. Kh., Vergasov M. Y., Chekmarev S. A., Shahmatov V. A., Lukin F. A. [The concept of creating onboard control complex for small spacecraft]. *Vestnik SibGAU*. 2012, no. 5 (45), p. 144–149 (In Russ.).
41. Ivanov M. A., Kirillov K. Y. [Board control system for an artificial satellite of the Moon]. *Issledovania naukograda*, 2014, no. 1, p. 4–11 (In Russ.).